



Sistemi di Elettronica Digitale, Sez.3

Alessandra Flammini
alessandra.flammini@unibs.it
Ufficio 24 Dip. Ingegneria dell'Informazione
030-3715627 Lunedì 16:30-18:30



**Dispositivi SSI e
tecnologie**
**(vedi FE, solo per chi non
segue il modulo da 9 CFU,
ma solo il modulo da 6 CFU)**

Con gli interruttori si realizzano funzioni logiche

• Definizione di Famiglia logica

- Insieme di dispositivi SSI e MSI che permettono di realizzare la maggior parte delle funzioni logiche e che sono accumulati da criteri progettuali simili e uno stesso processo tecnologico
- Stessi livelli di tensione e di corrente, stesse caratteristiche di assorbimento
- Stessi tempi di salita e discesa

Classificazione	Transistors	Dispositivi tipici
SSI (Small Scale Integration)	<200	porte logiche
MSI (Medium “ “)	da 200 a 2000	contatori
LSI (Large “ “)	da 2000 a 20000	dispositivi periferici
VLSI (Very Large “ “)	da 20000 a 200000	processori, memorie
ULSI (Ultra Large “ “)	> 200000	processori evoluti

Tecnologie bipolari

- **Prime tecnologie a Silicio (anni 60-70)**
 - RTL tecnologia utilizzata per la realizzazione dei primi dispositivi
 - DTL miglioramento delle condizioni di interfacciamento statico
 - ECL uso dei transistori in regione lineare, ottime prestazioni, elevati consumi
 - TTL (74XX) Miglioramento delle condizioni di interfacciamento dinamico
- **Le tecnologie di successo (anni 80-90)**
 - LSTTL (74LSXX) tecnologia TTL veloce e a basso consumo
 - ALSTTL, tecnologia TTL advanced, l'ultima tecnologia bipolare «pura»
 - ECL, sopravvive, migliorata, grazie alla sua grande velocità
- **L'approccio «misto» (anni 2000 e oggi)**
 - La tecnologia bipolare (ALSTTL) sopravvive per lo stadio di uscita in grado di pilotare correnti elevate

Tecnologie MOS e CMOS

- **Prime tecnologie pMOS, nMOS e CMOS (anni 60-70)**
 - Processori e memorie pMOS e nMOS (es. Z80), lenti
 - CMOS, il MOS complementare che entra in conduzione velocizza lo spegnimento dell'altro
 - Famiglia logica CMOS 4000B, alimentazione ad ampio range, ideale per circuiti misti, analogici e digitali

- **Le tecnologie di successo (anni 80-90)**
 - HCMOS (74HCXX) tecnologia CMOS competitiva con LSTTL
 - HCT (CMOS TTL compatibile, 74HCTXX)
 - ACT, CMOS advanced, il sorpasso dei bipolari

- **Le tecnologie vincenti (anni 2000 e oggi)**
 - La tecnologia CMOS evolve, aumentando le prestazioni e riducendo i consumi grazie ad una miniaturizzazione spinta e ad una progressiva riduzione dei valori di tensione di alimentazione

CMOS, evoluzione delle famiglie logiche

- **Famiglie logiche anni 60-90**
- **4000/4000B (Buffered) (1967)**
 - Ampio range di alimentazione (da 3V a 18V). Rispetto ai TTL è più lenta (≈ 10 volte) ma consuma meno ($\approx 1/3$)
- **74C (CMOS pin-compatibile TTL)**
- **74HC (High Speed CMOS)**
 - Competitiva rispetto ai 74LS
- **74HCT (High Speed CMOS TTL compatible)**
 - Si può interfacciare ai TTL (V_{il} e V_{ih} uguali ai TTL)
- **74AC (Advanced CMOS)**
 - Tecnologia con tempi di commutazione $\approx 1\text{ns}$ e dissipazione di potenza “CMOS”
- **74AC11**
 - (rinuncia alla compatibilità pin-to-pin per migliorare la distribuzione della V_{cc})
- **74ACT (Advanced CMOS TTL compatible)**

IL CMOS «CLASSICO»

- **Famiglia 74HC**

- **Caratteristiche statiche**

$2V < V_{cc} < 6V$ (Nella famiglia TTL compatibile $V_{cc}=5V \pm 10\%$)

$V_{oh} = 99\% V_{cc}$ $V_{ol} = 1\% V_{cc}$ $V_{ih} = 70\% V_{cc}$ $V_{il} = 30\% V_{cc}$

$I_{oh} = I_{ol} = 4mA$ $I_{ih} = I_{il} = 1\mu A$

- **Assorbimento di potenza**

$I_{cc}(74LS00) \approx 5mA$ (valore medio tra I_{cch} e I_{ccl})

$I_{cc}(74HC00) \approx 5\mu A$ ($f < 10kHz$)

$I_{cc}(74AC00) \approx 0.2\mu A$ ($f < 10kHz$)

$I_{cc}(74HC00) \approx 5mA$ ($f \approx 10MHz$)

$I_{cc}(74AC00) \approx 0.4mA$ ($f \approx 10MHz$)

- **Caratteristiche dinamiche**

$T_{phl} \approx T_{plh} \approx 20ns$, Tempi di propagazione circa doppi rispetto ai 74LS

- **Famiglie logiche CMOS**

Serie	I_l	C_{in}	C_{pd}	T_{pd} ($V_{dd}=5V, T=25^\circ C, C_l=50pF$)	F_{max}
4000B	$1\mu A$	10pF	30pF	250ns,max	2MHz
74HC	$1\mu A$	10pF	30pF	20ns,max	15MHz
74AC	$1\mu A$	4pF	20pF	6ns,max	40MHz

Livelli TTL e CMOS

• Confronto TTL CMOS ($V_p = 5V$)

Parametro	TTL			CMOS	
	74XX	74LSXX	74ALSXX	74ACXX	74HCTXX
I _{ih} (max)	40μA	20μA	20μA	1μA	1μA
I _{il} (max)	1.6mA	400μA	100μA	1μA	1μA
I _{oh} (max)	400μA	400μA	400μA	4mA	4mA
I _{ol} (max)	16mA	8mA	8mA	4mA	4mA
V _{ih} (min)	2.0V	2.0V	2.0V	3.5V	2.0V
V _{il} (max)	0.8V	0.8V	0.8V	1.5V	0.8V
V _{oh} (min)	2.4V	2.7V	2.5V	4.9V	4.9V
V _{ol} (max)	0.4V	0.5V	0.5V	0.1V	0.1V

NOTA: Non si rispettano le condizioni di immunità al rumore quando un dispositivo TTL pilota un ricevitore CMOS

Modello e dispositivi reali

- **Famiglie logiche più recenti**
- **Pochi sviluppi nelle famiglie bipolari**
 - La famiglia AS (metà degli anni 80) non ha subito importanti evoluzioni
 - Non si prevede l'introduzione di famiglie bipolari a 3.3V
 - La famiglia ALS non ha avuto il successo sperato (poco competitiva con AC)
- **Generazioni di famiglia logiche CMOS**
 - 1) **AC, ACT, FCT.**
Dispositivi senza controllo di slew-rate e con problemi di diafonia e disturbi sull'alimentazione
 - 2) **ACQ, ACTQ, FCT-T.**
Dispositivi con controllo di slew-rate e livelli in tensione simili ai TTL
 - 3) **LVQ, LVC.** Dispositivi ottimizzati per alimentazione a 3.3V

Tecniche di progettazione

Circuiti stampati

Disturbi

Dinamica

tradizionale

doppia faccia (zoccolo)

segnale

prestazioni elevate

avanzata

multistrato (SMT)

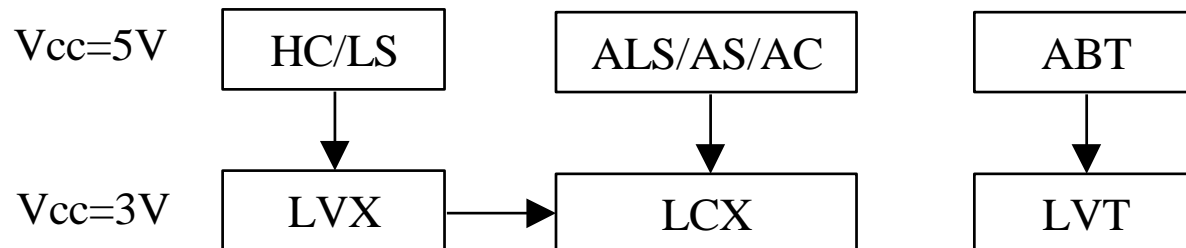
alimentazione

prestaz. controllate



Modello e dispositivi reali

- Famiglie logiche **BICMOS (Bipolar-CMOS)**
- Dispositivi **BiCMOS (anni 90)**
 - Combina la tecnologia **AC** (stadi di ingresso e funzionali) e **AS** (stadi di uscita)
- Famiglia più famosa = **BCT**
 - Molto utilizzata per il pilotaggio di bus (bus driver)
 - Elevate correnti di uscita (da 24mA a 64mA)
- Famiglia “Advanced” = **ABT**
 - Controllo dello slew-rate di uscita
- Famiglia con alimentazione a **3.3V** = **LVT** (TTL compatibile)
- Famiglia a **3.3V fully-TTL-compatible (in ingresso e uscita)**= **LCX**



Modello e dispositivi reali

- Famiglie logiche più recenti
- Caratteristiche di un componente di media complessità (octal buffer 74XX240) nelle condizioni peggiori di alimentazione e temperatura

Serie	$T_{pd}(ns)$	$V_{il,max}$	$V_{ih,min}$	$V_{ol,max}$	$V_{oh,min}$
AS	7.0	0.8	2.0	0.55	2.4
FAST	9.0	0.8	2.0	0.55	2.4
AC ($V_{cc}=5V$)	8.0	1.35	3.15	0.1	4.4
AC ($V_{cc}=3.3V$)	10.0	-	-	-	-
ACT ($V_{cc}=5V$)	7.5	0.8	2.0	0.5	3.7
ACT ($V_{cc}=3.3V$)	9.5	-	-	-	-
BCT	6.4	0.8	2.0	0.55	2.2
LVT	4.5	0.8	2.0	0.5	2.2

Modello e dispositivi reali

- Famiglie logiche più recenti, statica

Serie	Vil	Vih	Vol	Voh	Iil	Iih	Iol	Ioh	Icc(H-L)	Vcc
LS(Motorola)	0.8V	2.0V	0.5V	2.7V	-.4mA	20μA	8mA	-.4mA	1.6mA-4.4mA	5V±10%
ALS(Texas)	0.8V	2.0V	0.5V	2.5V	-.1mA	20μA	8mA	-.4mA	.85mA-3mA	5V±10%
FAST(Mot.)	0.8V	2.0V	0.5V	2.5V	-.6mA	20μA	8mA	-.4mA	2.8mA-10mA	5V±10%
AS(Texas)	0.8V	2.0V	0.5V	2.7V	-.5mA	20μA	20mA	-2mA	3.2mA-17mA	5V±10%
HC(Motorola)	1.5V	3.5V	0.1V	4.9V	-1μA	1μA	4mA	-4mA	1μA	2V÷6V
HCT(Mot.)	0.8V	2.0V	0.1V	4.9V	-1μA	1μA	4mA	-4mA	1μA	2V÷6V
AC(Texas)	1.5V	3.5V	0.5V	4.3V	-1μA	1μA	24mA	-24mA	40μA	3V÷5.5V
ACT(Texas.)	0.8V	2.0V	0.5V	4.3V	-1μA	1μA	24mA	-24mA	40μA	5V±10%
BCT(Texas.)'	0.8V	2.0V	0.55V	2.0V*	-1mA	20μA	64mA	-15mA	40mA-80mA	5V±10%
ABT(Nation.)'	0.8V	2.0V	0.55V	2.0V*	-5μA	5μA	64mA	-32mA	50μA-30mA	5V±10%
LVT(Nation.)'	0.8V	2.0V	0.55V	2.0V*	-5μA	10μA	64mA	-32mA	.2mA-17mA	2V÷3.6V
LVX(Nation.)	0.8V	2.0V	0.36V	2.6V	-1μA	1μA	4mA	-4mA	20μA	2V÷3.6V
LCX(Nation.)	0.8V	2.0V	0.55V	2.2V	-5μA	5μA	24mA	-24mA	10μA	2V÷3.6V

* Dato per Vcc=min.

Se Vcc=tipico (5V/3V) le caratteristiche Voh aumenta di circa il 10% (Voh≈2.2V).

‘74XX244 (buffer ottale), altrimenti 74XX00 (4 porte NAND)

- Livelli TTL: meno diafonia, meno Pd,dinamica, meno dI/dt, meno disturbi

Modello e dispositivi reali

• Famiglie logiche più recenti, dinamica

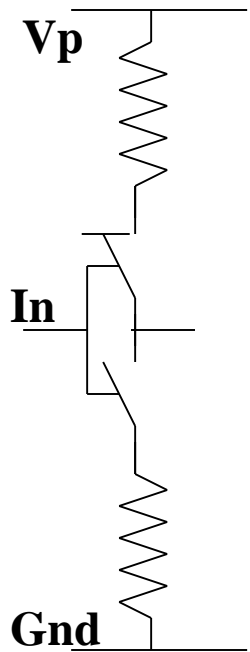
Serie	Cpd	$T_{p\,lh_{max}}$	$T_{p\,hl_{max}}$	$T_{p\,lh_{typ}}$	$T_{p\,hl_{typ}}$	Clo	Cin	Trise	Tfall	Fmax
LS(Motorola)	-	15ns	15ns	9ns	10ns	15pF	5pF	6ns	6ns	40MHz
ALS(Texas)	-	11ns	8ns	3ns*	2ns*	50pF	5pF	3ns	3ns	70MHz
FAST(Mot.)	-	6ns	5.3ns	2.4ns*	1.5ns*	50pF	5pF	2ns	2ns	125MHz
AS(Texas)	-	4.5ns	4ns	1ns*	1ns*	50pF	5pF	1.2ns	1.2ns	200MHz
HC(Mot.)	22pF	15ns	15ns	-	-	50pF	10pF	15ns	15ns	25MHz
HCT(Mot.)	22pF	17ns	16ns	-	-	50pF	10pF	15ns	15ns	20MHz
AC(Texas)	33pF	7.4ns	6.8ns	1.5ns*	1.5ns*	50pF	3.5pF	3ns	3ns	125MHz
ACT(Texas)	23pF	12.3ns	8.8ns	1.5ns*	1.5ns*	50pF	3.5pF	3ns	3ns	100MHz
BCT(Texas.)'	-	5ns	5.5ns	0.7ns*	1.4ns*	50pF	3.5pF	2.5ns	2.5ns	70MHz
ABT(Nation.)'	-	3.6ns	3.6ns	1ns*	1ns*	50pF	5pF	2.5ns	2.5ns	100MHz
LVT(Nation.)'	-	5ns	5.5ns	0.7ns*	1.4ns*	50pF	3.5pF	2.5ns	2.5ns	70MHz
LVX(Nat.)	19pF	12.5ns	16ns	7.9ns	6.6ns	50pF	10pF	2.5ns	2.5ns	70MHz
LCX(Nat.)	25pF	6ns	6ns	1.5ns*	1.5ns*	50pF	7pF	2.5ns	2.5ns	150MHz

* Dato per $V_{cc}=\min$.

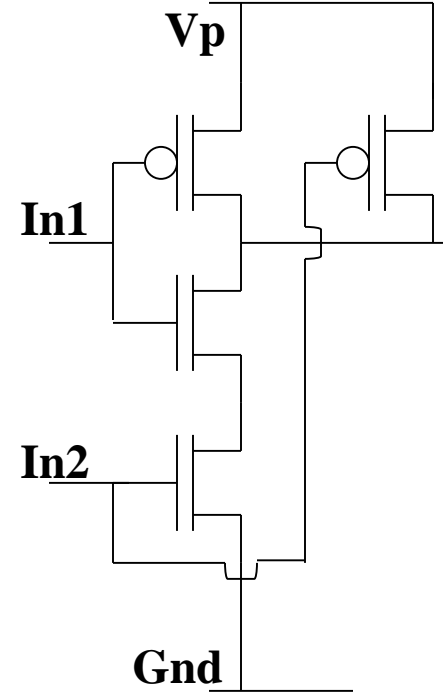
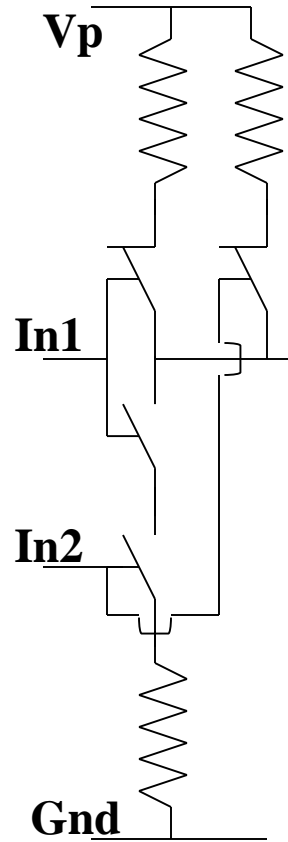
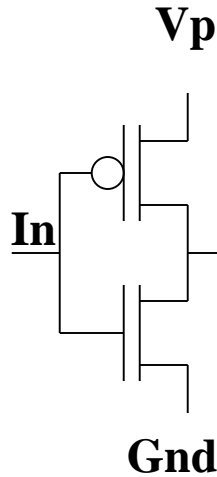
‘74XX244 (buffer ottale), altrimenti 74XX00 (4 porte NAND)
Fmax da 74XX74 (Typ. $F_{max} \approx 2 / (T_{p\,hl} + T_{p\,lh})$)

Logica ed Elettronica, la logica a interruttori

- Funzioni logiche realizzate mediante interruttori



NOT

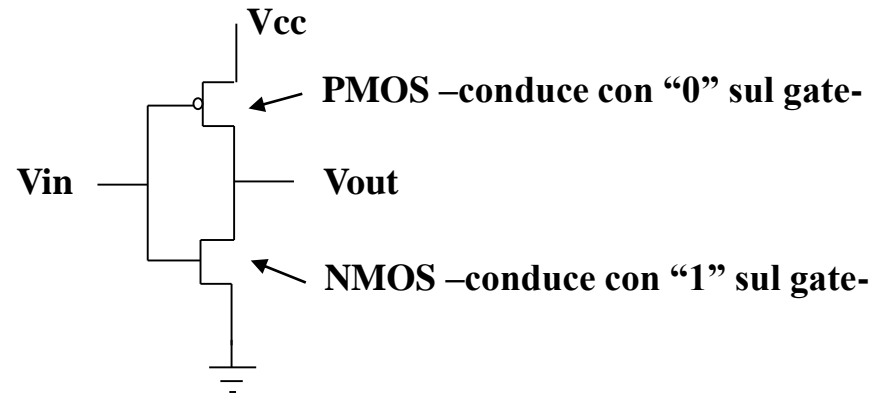


NAND

- AND = serie degli interruttori
- OR = parallelo degli interruttori

Logica ed Elettronica, la logica a interruttori

- **Funzioni logiche realizzate con interruttori CMOS (FCMOS)**
- **Data una funzione F , la realizzazione FCMOS consta di**
 - Un “pull-up” realizzato a PMOS che implementa F
 - Un “pull-down” realizzato a NMOS che implementa $\text{NOT}(F)=!F$
- **Si considerano solo MOS ad arricchimento**
 - PMOS = interruttore che si chiude con “0” sul gate (logica negata)
 - NMOS = interruttore che si chiude con “1” sul gate (logica vera)
- **AND = & = serie degli interruttori**
- **OR = + = parallelo degli interruttori**
- **NOT = ! = porta elementare**

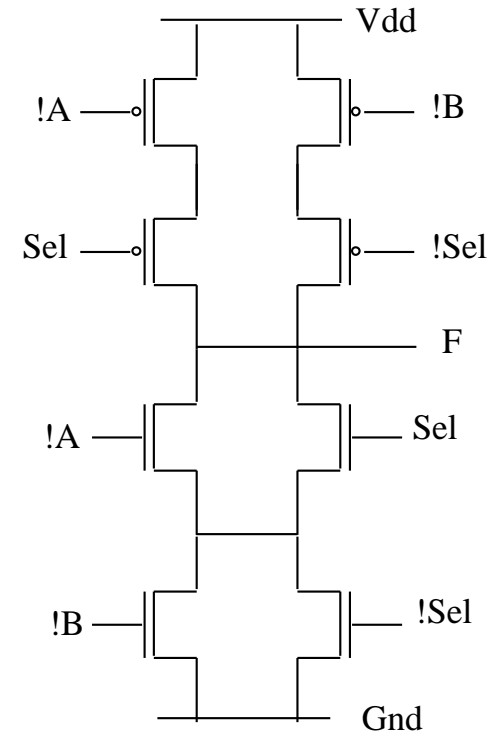
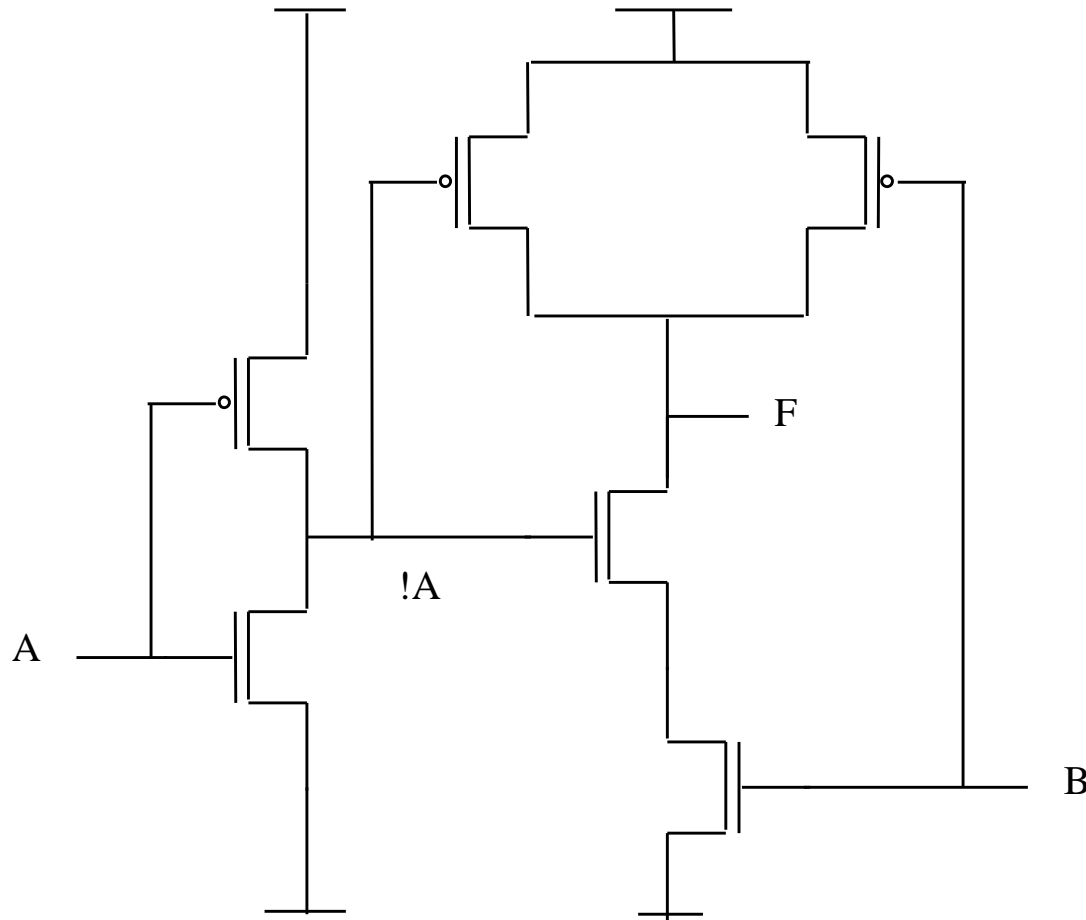


Logica ed Elettronica, la logica a interruttori

- Logica Fully-CMOS (FCMOS)

$$F = !(A \& B) = A + !B$$

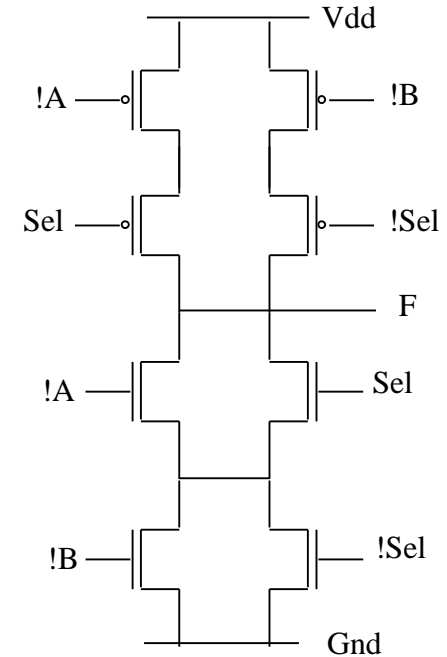
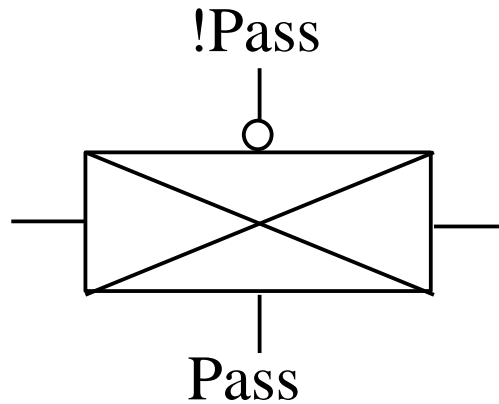
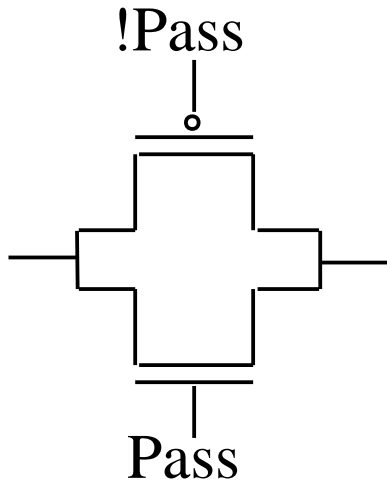
$$F = A \& !Sel + B \& Sel$$



Logica ed Elettronica, la logica a interruttori

• L'elemento switch

$$F = A \& !Sel + B \& Sel$$



**Richiede adattamento
d'ingresso e di uscita (buffer)**

