

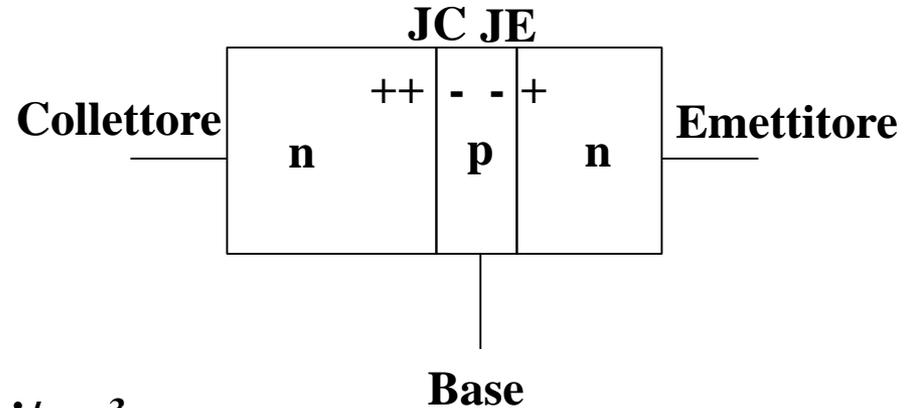
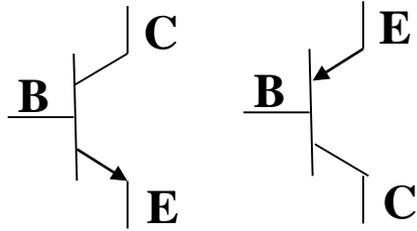


# **Fondamenti di Elettronica, Sez.3**

**Alessandra Flammini**  
**[alessandra.flammini@unibs.it](mailto:alessandra.flammini@unibs.it)**  
**Ufficio 24 Dip. Ingegneria dell'Informazione**  
**030-3715627 Lunedì 16:30-18:30**

# Transistor BJT e MOS

# Transistore bipolare a giunzione (BJT)

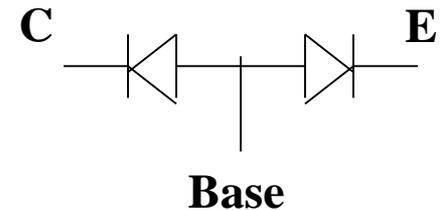


- **Transistore npn o pnp**

- Due giunzioni (JC e JE)
- Concentrazione emettitore  $10^{20}$  atomi/cm<sup>3</sup>
- Concentrazione base  $10^{17}$  atomi/cm<sup>3</sup>
- Concentrazione collettore  $10^{15}$  atomi/cm<sup>3</sup>  
(Regione Carica Spaziale maggiore)

- **Modi di polarizzazione**

- Attivo diretto: JE diretta, JC inversa
- (Attivo inverso: JE inversa, JC diretta)
- Saturazione: JE diretta, JC diretta
- Interdizione: JE inversa, JC inversa



In questa configurazione  
non può scorrere  
corrente tra C ed E

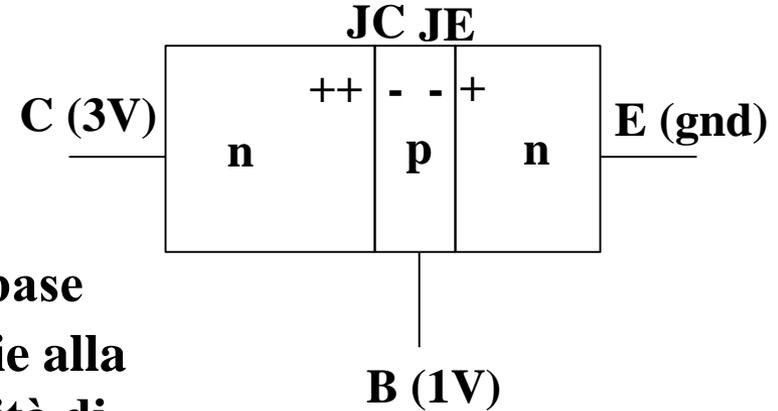
- **Effetto transistor (regione di base stretta, collettore poco drogato)**

- BJT npn in polarizzazione attivo diretto: JE~diodo, corrente da C a E
- differenza il transistor (la corrente scorre da C ad E) da due diodi (I=0)

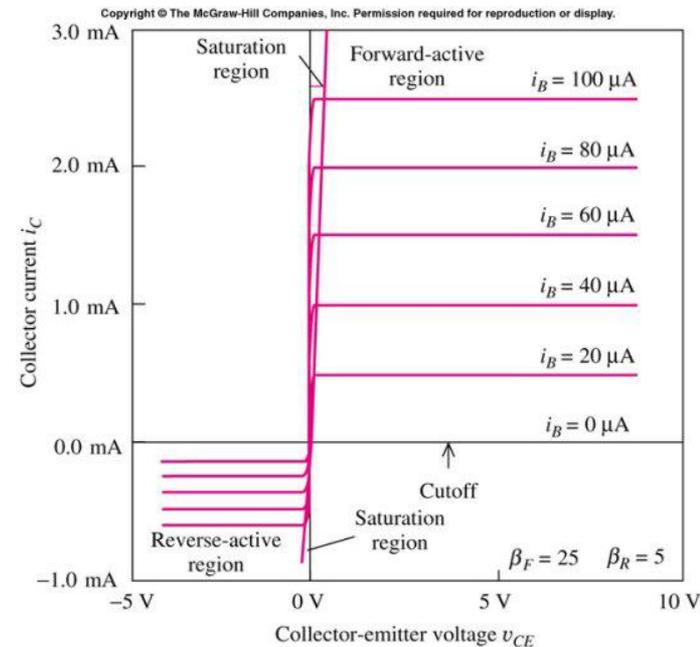
# Effetto transistor (nnp BJT)

- Pol. attiva diretta, emettitore comune

- $V_C > V_B$  (JC inversa)
- $V_B > V_E$  (JE diretta), Emettitore a gnd
- L'elettrone fluisce dall'emettitore verso la base
- in base diventa carica minoritaria ma grazie alla RCS della base l'elettrone ha bassa probabilità di ricombinarsi e viene catturato dalla grande RCS della JC (inversa) e raccolto nel collettore
- Flusso di corrente  $I_C$  da C verso E grazie alla base stretta (meno di larghezza di diffusione)
- Poca corrente  $I_B$  entra dalla base B e fluisce verso E ( $I_E = I_B + I_C$  per la legge del nodo)
- Le correnti sono indotte da  $V_{BE}$  e  $V_{CE}$
- $I_B = I_C/\beta$  ( $20 < \beta < 500$ )       $I_E = I_C + I_B$
- Per  $V_{CE} > V_{BE}$ , il BJT npn è in regione attiva,  $I_B = I_C/\beta$  è indipendente da  $V_{CE}$
- Per  $V_{CE} < V_{BE}$ , il BJT npn è in saturazione
- Per  $V_{CE} < 0$  si invertono i ruoli di B ed E



$$I_C = I_S \left[ \exp\left(\frac{V_{BE}}{V_T}\right) - 1 \right]$$

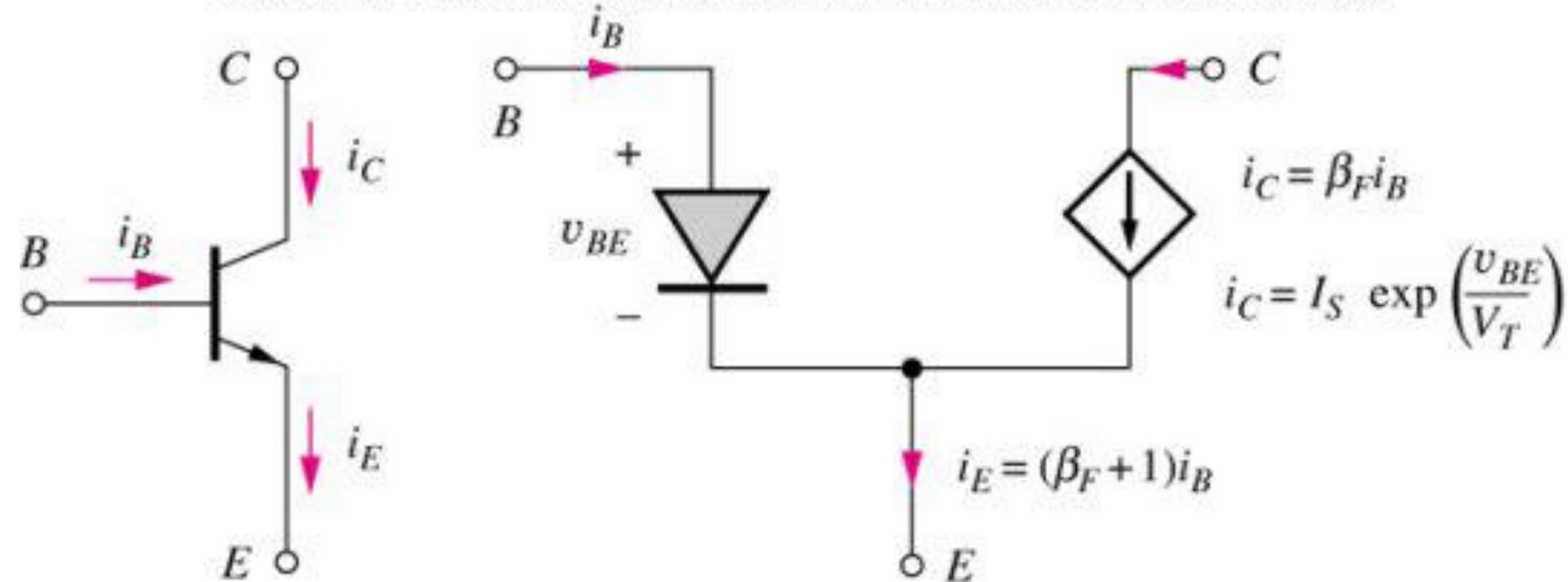


# Comportamento del BJT npn

- **Modello semplificato a emettitore comune**

- Se il diodo tra Base ed Emettitore è polarizzato direttamente ( $V_{BE} > 0,7V$ ) allora scorre  $I_B$  diversa da zero e quindi scorre  $I_C = \beta \cdot I_B$  altrimenti non scorre corrente ne in Base ne nel Collettore (e quindi neanche nell'Emettitore)

Copyright © The McGraw-Hill Companies, Inc. Permission required for reproduction or display.



# Comportamento del BJT npn

## • Interdizione

- Due giunzioni (JC e JE) polarizzate inversamente -> nessuna corrente
- I tre terminali sono interdetti rispetto alle correnti dei maggioritari
- Solo correnti dei minoritari (molto piccole, trascurabili)

## • Saturazione

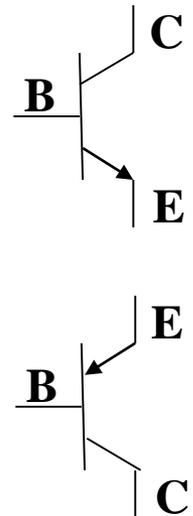
- Due giunzioni (JC e JE) polarizzate direttamente
- $V_{CE} < V_{BE}$  ( $V_{CE} = V_{CE,sat} \sim 0,3V$        $V_{BE} = V_{BE,sat} \sim 0,75V$ )
- Anche se aumento la corrente di base, la corrente di collettore non aumenta proporzionalmente  $I_B > I_C/\beta$

## • BJT npn e BJT pnp

- Il BJT npn conduce da C verso E se si applica  $V_{BE} > 0,7 V$
- Il BJT pnp conduce da E verso C se si applica  $V_{EB} > 0,7 V$   
( $V_{BE} < -0,7 V$ )

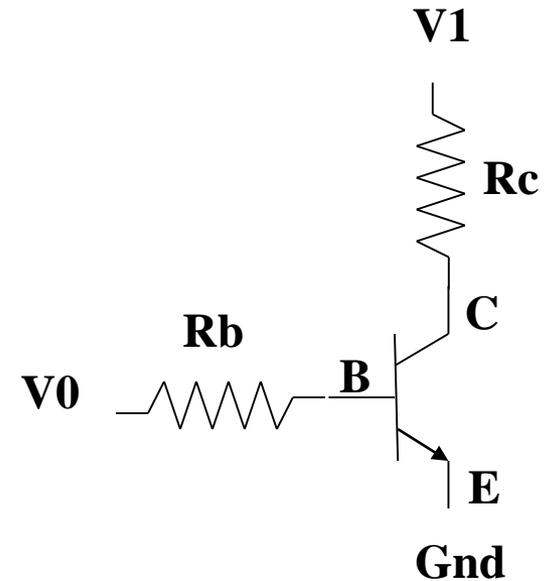
## • Punto di lavoro Q

- Trovare corrente e tensione per una certa rete di polarizzazione



# Polarizzazione del BJT npn

- Calcolare  $I_C$  e  $V_{CE}$  ( $\beta=50$ )
  - Si suppone che il BJT sia in polarizzazione attiva
  - La corrente  $I_b$  è facilmente calcolabile  
 $V_b = V_{be}$  e  $V_c = V_{ce}$  (l'emettitore è a gnd)  
 $I_b = (V_0 - V_{be})/R_b = (V_0 - 0,7V)/R_b$
  - In polarizzazione attiva  $I_c = \beta * I_b$  di conseguenza è possibile calcolare  $V_{ce} = V_1 - (R_c * I_c)$
  - Se  $V_{be} < V_{ce}$  allora la giunzione di collettore è polarizzata inversamente e l'ipotesi di polarizzazione diretta è confermata



- Es.  $V_0 = V_1 = 5V$ ,  $R_b = 100k\Omega$ ,  $R_c = 1k\Omega$
- $I_b = 0,043mA$  In ipotesi di polarizzazione attiva diretta allora  $I_c = 2,15mA$  e  $V_{ce} = 2,85V$

Aumentando il valore di  $V_0$  aumenta  $I_b$ , quindi aumenta  $I_c$  e diminuisce  $V_{ce}$ , ma  $V_{ce}$  non può diminuire oltre  $V_{ce,sat} = 0,3V$ . In tal caso il BJT passa in saturazione e  $I_c = (V_1 - 0,3V)/R_c$

# Polarizzazione del BJT pnp

- Calcolare  $I_C$  e  $V_{EC}$  ( $\beta=50$ )

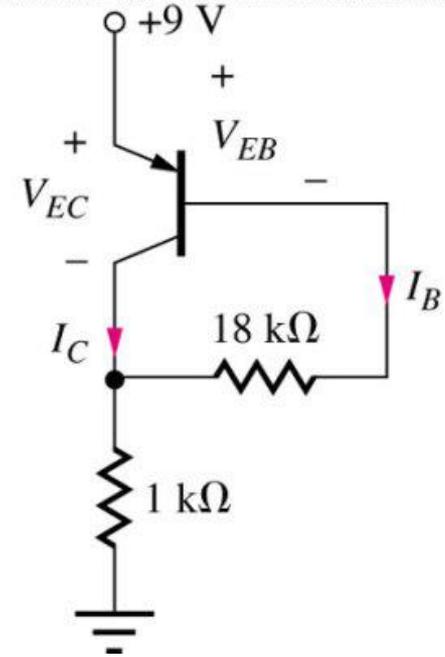
Trattandosi di un pnp le tensioni devono essere viste al contrario (es. il BJT conduce se  $V_{eb}>0,7V$ )

- Ipotesi: polarizzazione attiva
- La tensione in base è  $9V-0,7V=8,3V$
- $8,3V = 18k * I_B + 1k * (I_B + I_C)$
- $I_C = \beta * I_B = 50 * I_B$
- $8,3V = 18k * I_B + 1k * 51 * I_B = 69k * I_B$
- $I_B = 0,12mA$        $I_C = 6 mA$
- $9V - V_{EC} - 1k * (I_B + I_C) = 0$
- $V_{EC} = 9V - 1k * 6,12mA = 2,88V$

Attenzione, l'esercizio non è finito, ma bisogna verificare che l'ipotesi di polarizzazione attiva sia corretta ossia che la giunzione JC sia polarizzata inversamente)

- $V_{CB} = - 18k * I_B = -2,18V (<0, ipotesi polarizzazione attiva corretta)$

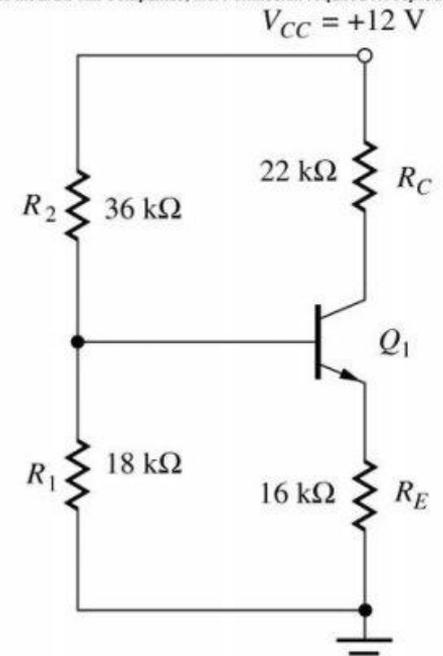
Copyright © The McGraw-Hill Companies, Inc. Permission required for reproduction or display.



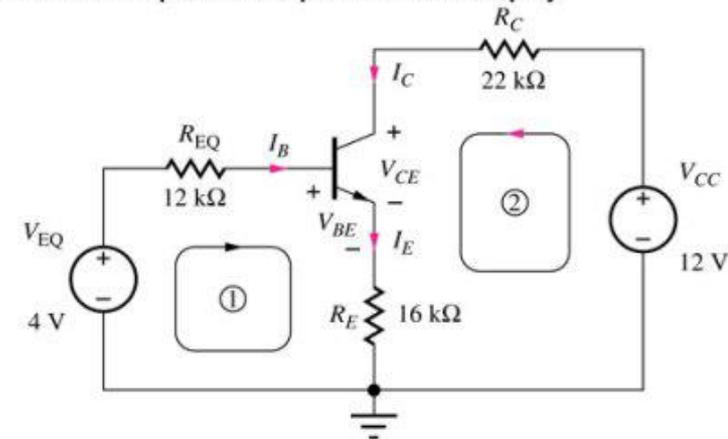
# Polarizzazione del BJT npn

- Calcolare  $I_C$  e  $V_{CE}$  ( $\beta=75$ )
  - $12V - 36k \cdot I = 18k \cdot (I - I_B)$
  - $12V - 36k \cdot I - 0,7V - 16k \cdot I_E = 0$
  - Risolvendo la prima eq. in  $I$  e sostituendo nella seconda e ricordando che  $I_E = I_B + I_C$  si ottiene:  
 $12V - 36k \cdot (12 + 18 \cdot I_B) / 54k - 0,7V - 16k \cdot 76 \cdot I_B$
  - $12V - 8V - 12k \cdot I_B - 0,7V - 1216k \cdot I_B$
  - $I_B = 3,3V / 1228k = 2,68 \mu A$
  - $I_C = \beta \cdot I_B = 75 \cdot I_B = 201 \mu A$
  - $V_{CE} = 12V - 22k \cdot I_C - 16k \cdot I_E = 4,32V$
  - $V_{BC} = V_{BE} - V_{CE} = -3,62 V$  (negativa, ipotesi polarizzazione attiva corretta)

- Si poteva risolvere anche con Thevenin
  - $V_{eq}$  = tensione di partitore
  - $R_{eq}$  = resistenza parallelo equivalente



Permission required for reproduction or display.



(b)

# Polarizzazione del BJT npn

- Calcolare  $R_C$  e  $R_E$

Nota: il circuito è equivalente a quello dove la tensione minore è posta a zero

- Ipotesi polarizzazione diretta

- $5V - R_C * I_C - V_{CE} - R_E * I_E = -5$

- $-R_B * I_B - V_{BE} - R_E * I_E = -5$

- Dalla seconda eq. sostituisco  $I_B = I_C / \beta = 5\mu A$

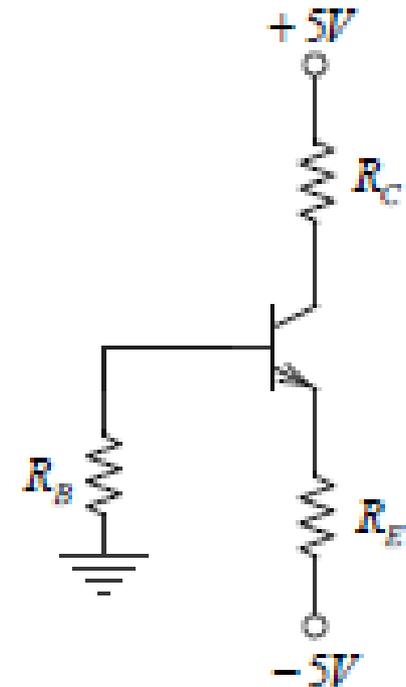
e  $I_E = I_C + I_B = 505\mu A$  e ricavo  $R_E = 7,92k\Omega$  e

quindi dalla prima equazione ricavo  $R_C = 4,0k\Omega$

- Devo verificare l'ipotesi del transistor in zona diretta:

- $V_{BE} > 0$  OK

- $V_{BC} = V_B - V_C = -R_B * I_B - (5V - R_C * I_C) - 0,3 - 3 = -3,3V$  negativa quindi OK



Dati:

$$\beta = 100$$

$$I_C = 0.5mA$$

$$V_{CE} = 4V$$

$$V_{BEon} = 0.7V$$

$$R_B = 60k\Omega$$

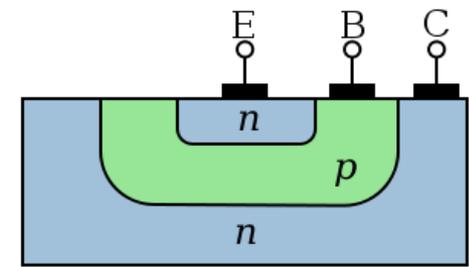
# Processi di fabbricazione

- **Transistore BJT npn**

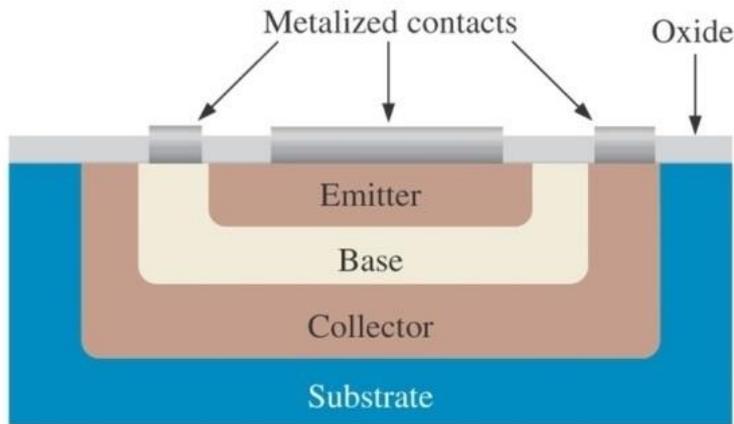
- Si parte da una regione drogata

- Sulla quale viene fatto crescere uno strato di biossido di Si e applicato uno strato di fotoresist e una maschera.

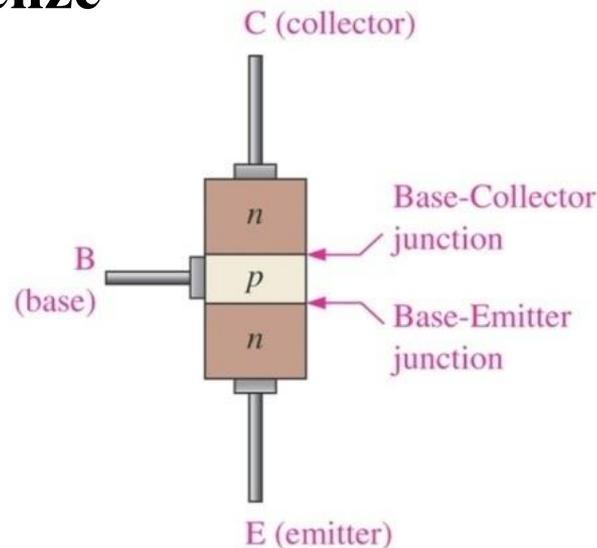
- Si espone a raggi ultravioletti e la parte di fotoresist non coperta dalla maschera viene rimossa; mediante attacchi chimici viene rimosso il  $\text{SiO}_2$  creando varchi per esposizione al drogante



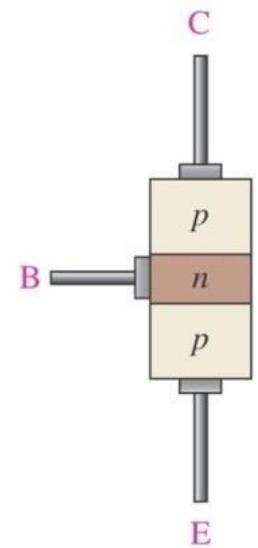
- **E' più difficile integrare resistenze**



(a) Basic epitaxial planar structure

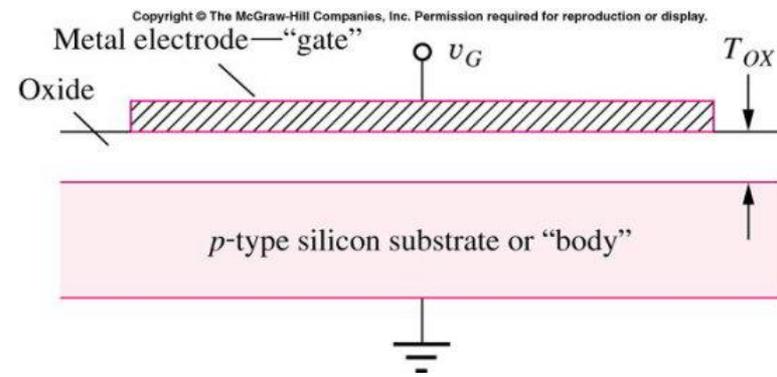


(b) npn



(c) pnp

# Il condensatore MOS



- **La deposizione di  $\text{SiO}_2$  crea un condensatore**

- Lo strato di  $\text{SiO}_2$  è il dielettrico (pochi nm)
- E' molto facile realizzare una C
- Nei transistori si hanno molte C non volute

- **Se  $V_G$  è a tensione negativa o nulla (accumulazione)**

- Le lacune del substrato si accumulano presso lo strato di  $\text{SiO}_2$

- **Se  $V_G$  è a tensione positiva e  $< V_{th}$  (svuotamento)**

- Le lacune del substrato vicino allo strato di  $\text{SiO}_2$  sono respinte nel substrato e si crea uno strato a debole carica negativa

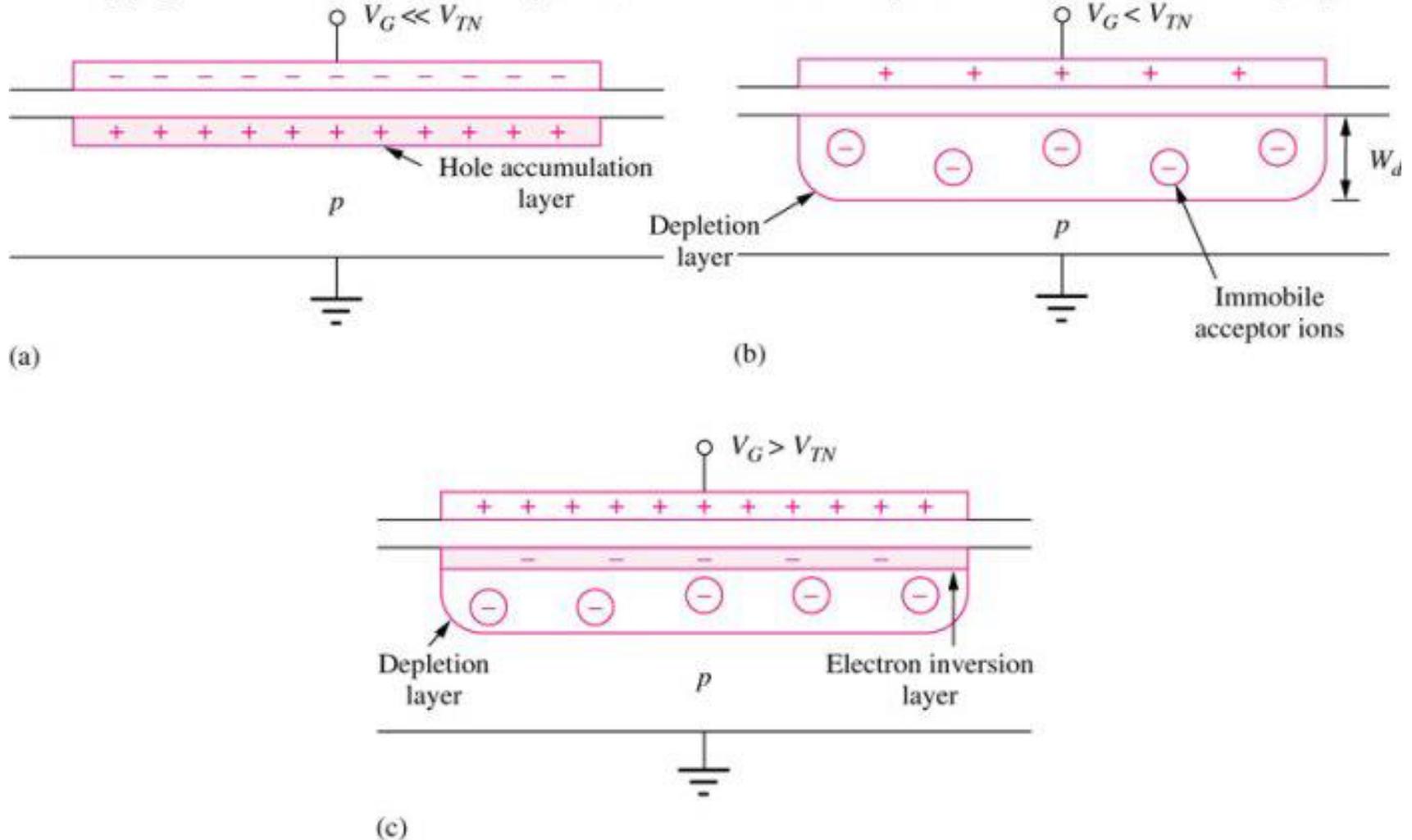
- **Se  $V_G$  è a tensione positiva e  $> V_{th}$  (inversione)**

- Per effetto body si genera uno strato di portatori n nel substrato vicino allo strato di  $\text{SiO}_2$  (canale n di conduzione)

# Il condensatore MOS

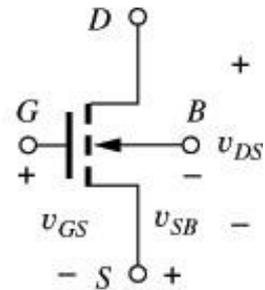
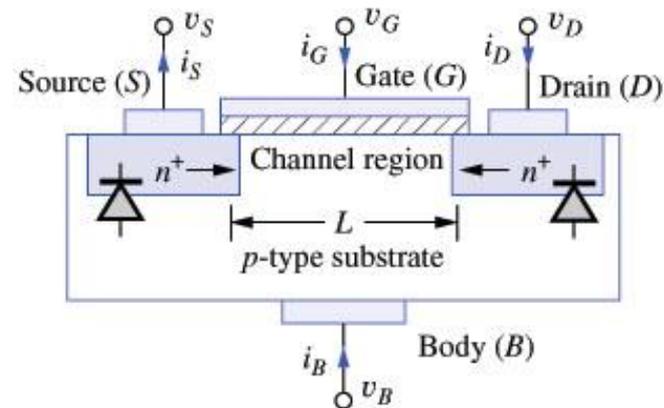
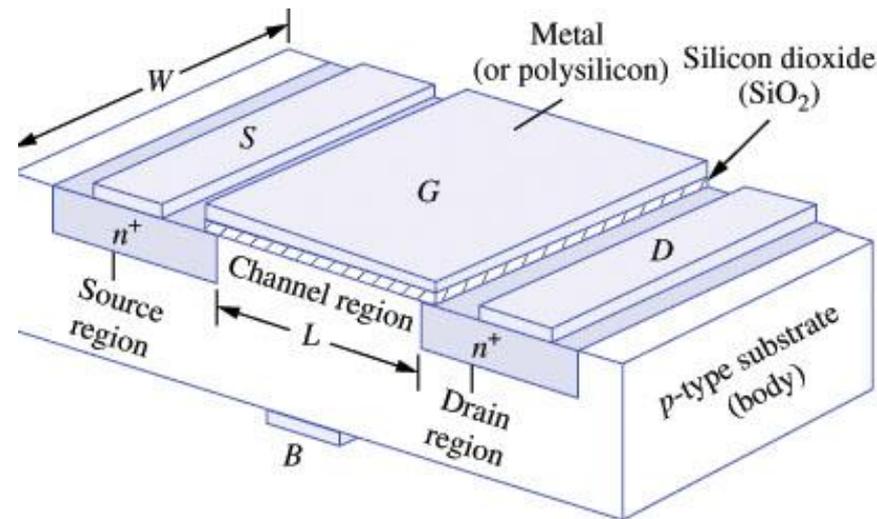
- L'area di inversione è come un canale di portatori n in substrato p

Copyright © The McGraw-Hill Companies, Inc. Permission required for reproduction or display.



# Transistore MOS

- **Condensatore con due regioni opposte a lato**
  - Se applico  $V_{GS} > V_{th}$  si crea un canale di conduzione n tra Drain e Source (conduzione se  $V_{DS} > 0$ ) -> nMOS
  - Corrente di Body (substrato) nulla
  - Ingresso (gate) capacitivo, corrente di Gate  $I_G$  nulla (perdite)



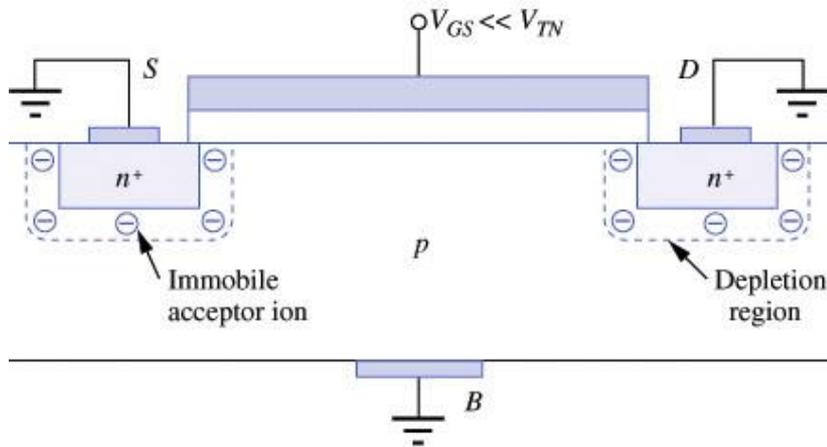
(a)

(b)

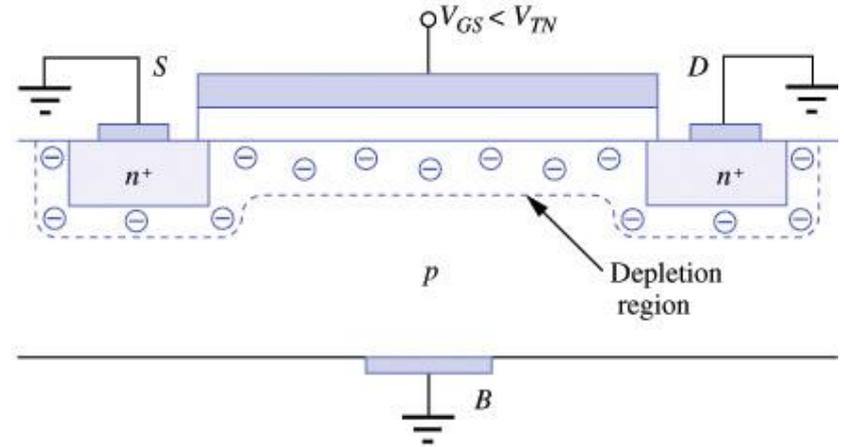
(c)

# Comportamento del nMOS (R-like) $V_{GS} - V_{th} > V_{DS}$

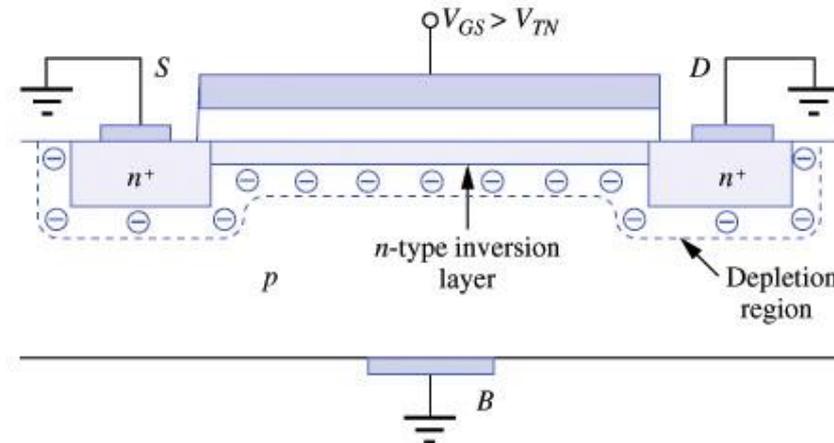
- Si ha conduzione  $I_D$  da Drain a Source solo nel caso c) se  $V_{DS} > 0$ 
  - Se  $V_{GS} - V_{th} > V_{DS} > 0$  allora  $I_D = k(V_{GS} - V_{th})V_{DS}$  Regione Lineare (triode)
  - Il transistor si comporta come un resistore tra S e D controllato da  $V_{GS}$



(a)



(b)

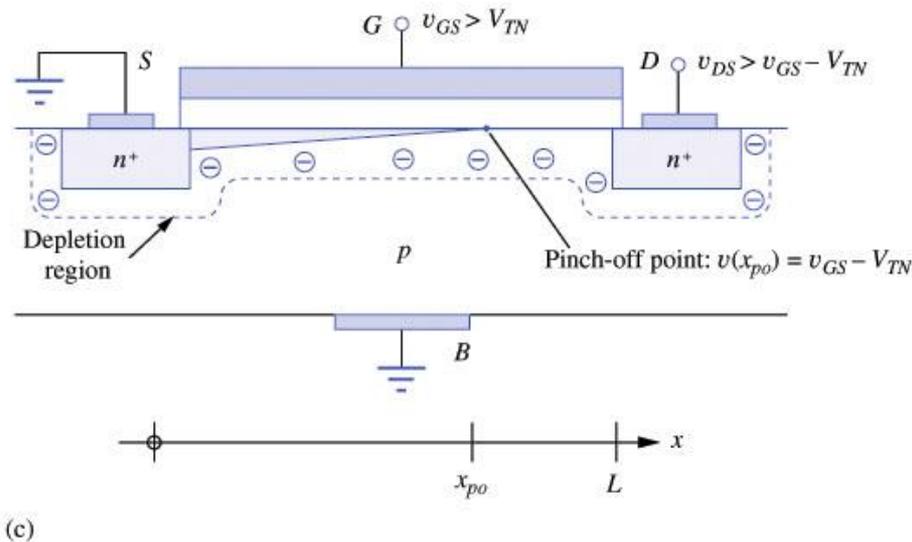
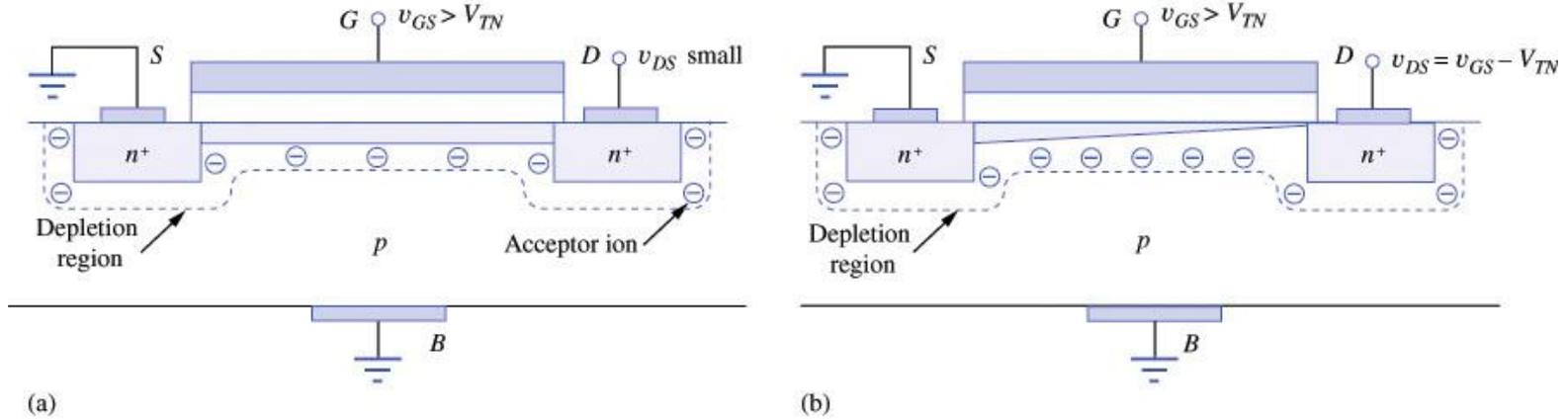


(c)

**Nota:** se  $V_{GS} - V_{th} > V_{DS} > 0$  allora  $I_D = k(V_{GS} - V_{th} - (V_{DS}/2))V_{DS}$  (la relazione indicata sopra è approssimata)

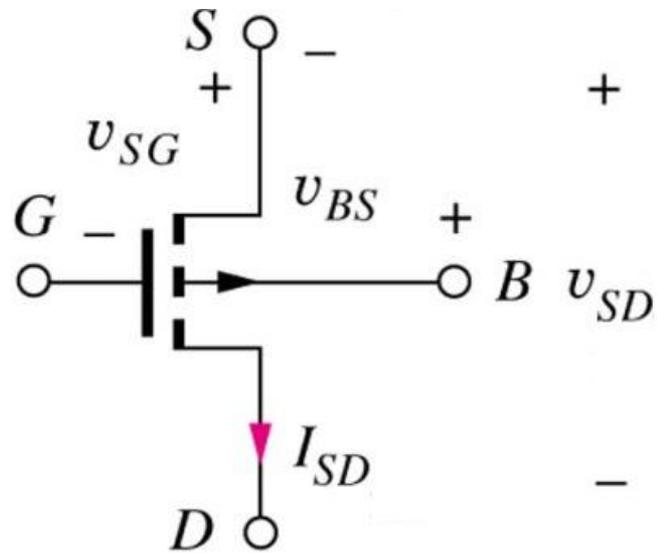
# nMOS: regione lineare e saturazione $V_{GS} - V_{th} < V_{DS}$

- Se  $V_{DS}$  cresce si ha strozzamento del canale (pinch-off)
  - $I_D$  satura ad un valore costante indipendente da  $V_{DS}$  e dipendente da  $V_{GS}$
  - $I_D = (k/2)(V_{GS} - V_{th})^2$

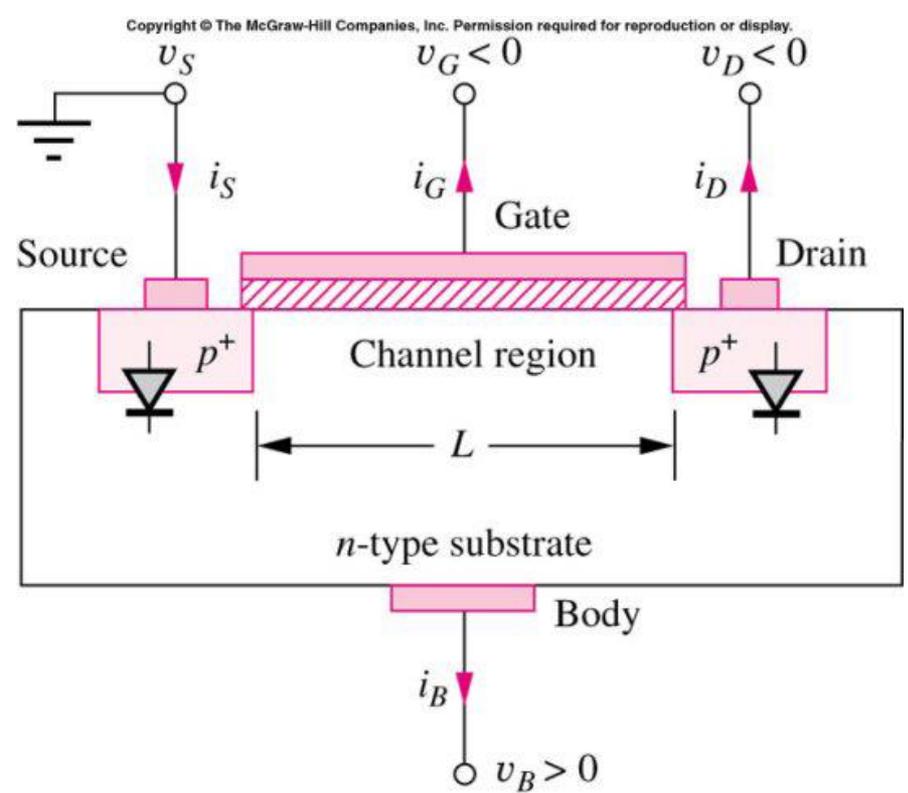


# pMOS

- **Funzionamento duale**
  - Conduce per  $V_G < 0$



PMOS transistor

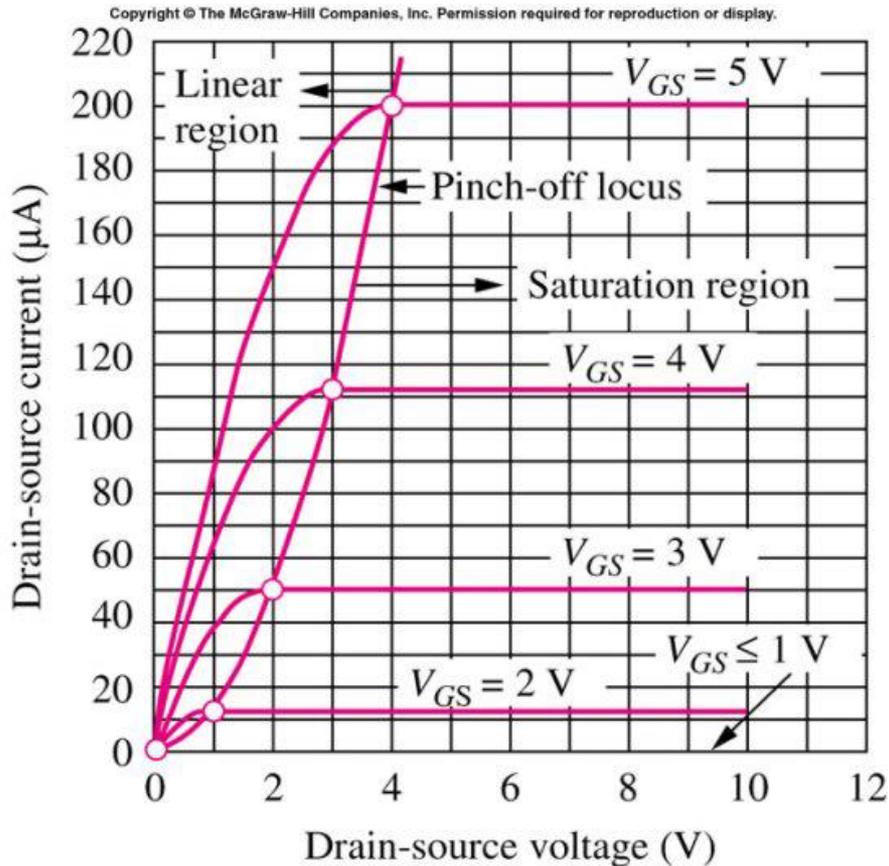


# nMOS e pMOS

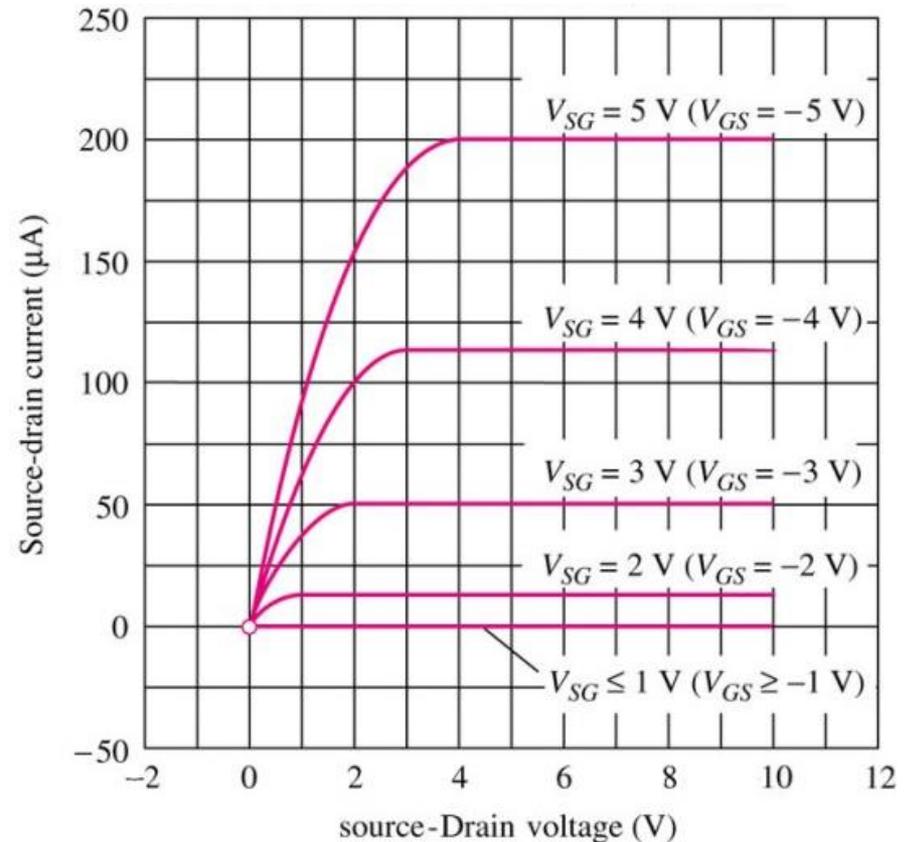
- **Funzionamento duale**

(si considerano  $V_{SD}$  e  $V_{SG}$  invece di  $V_{DS}$  e  $V_{GS}$  ed è tutto uguale)

## nMOS

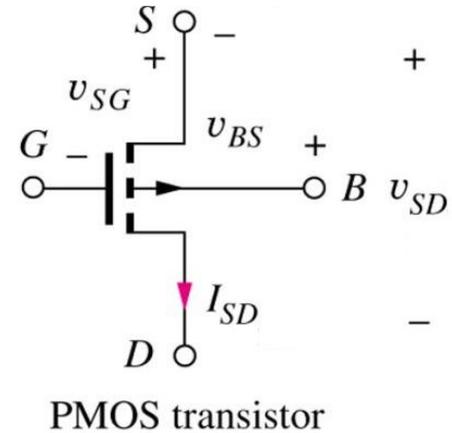
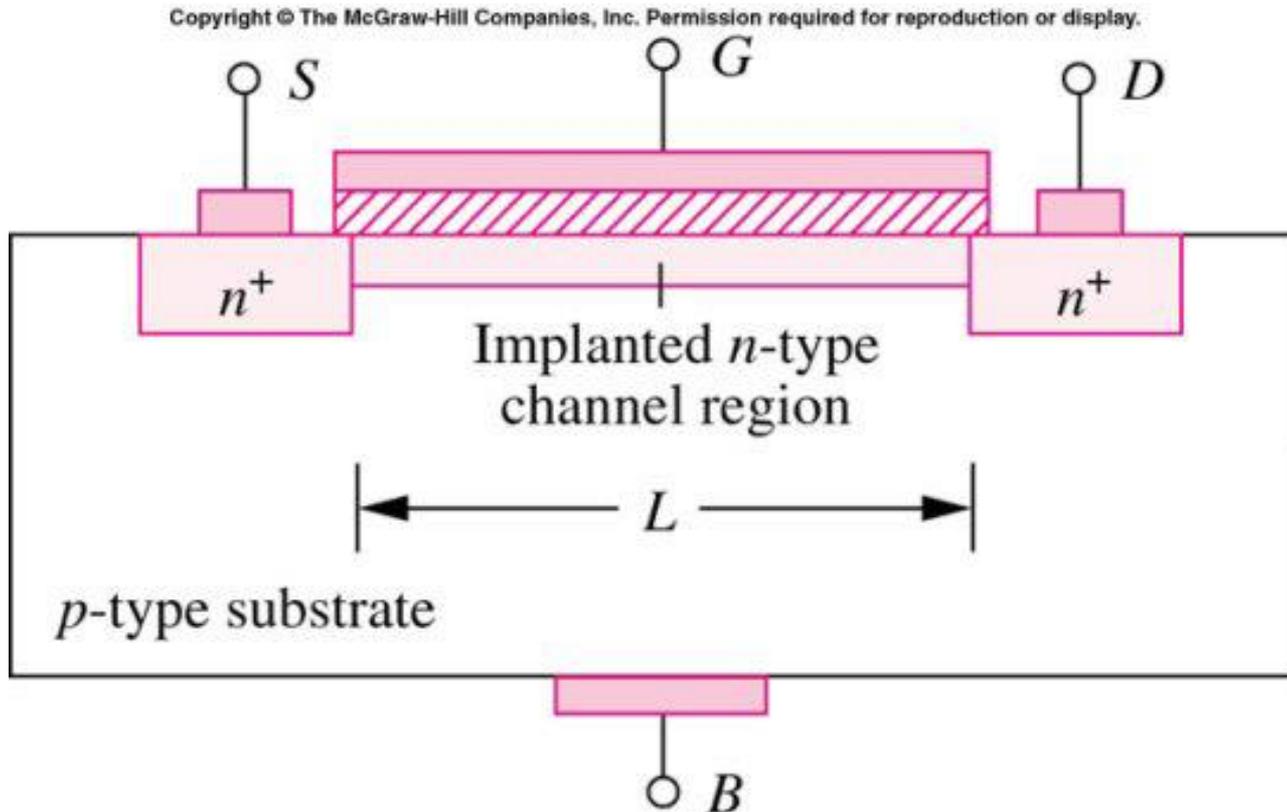


## pMOS



# MOS a svuotamento

- Si crea un canale per impiantazione ionica
- Per  $V_{GS} = 0$  scorre corrente  $I_{DS}$  e serve  $V_{GS} < 0$  per aver  $I_{DS} = 0$  (nMOS). Per pMOS considerare  $V_{SG}$  e  $I_{SD}$

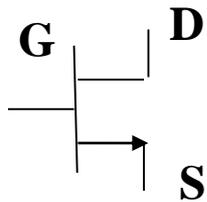


# Tipi di MOS

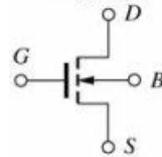
Tabella 4.1 Tipi di transistori MOS

	Transistori NMOS	Transistori PMOS
Dispositivi ad arricchimento	$V_{TN} > 0$	$V_{TP} < 0$
Dispositivi a svuotamento	$V_{TN} \leq 0$	$V_{TP} \geq 0$

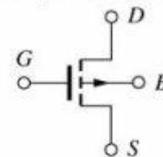
## nMOS (arricchimento)



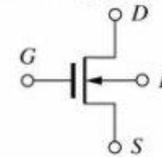
Copyright © The McGraw-Hill Companies, Inc. Permission required for reproduction or display.



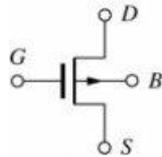
(a) NMOS enhancement-mode device



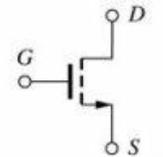
(b) PMOS enhancement-mode device



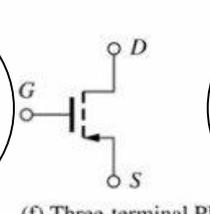
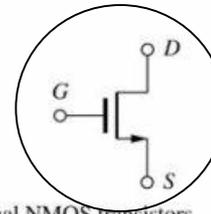
(c) NMOS depletion-mode device



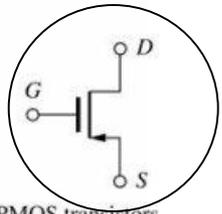
(d) PMOS depletion-mode device



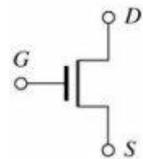
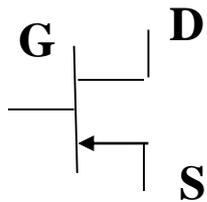
(e) Three-terminal NMOS transistors



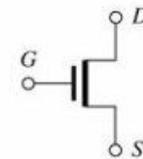
(f) Three-terminal PMOS transistors



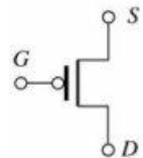
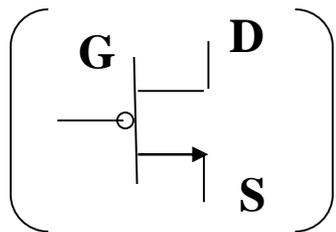
## pMOS (arricchimento)



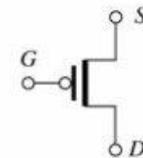
(g) Shorthand notation—NMOS enhancement-mode device



(h) Shorthand notation—NMOS depletion-mode device



(i) Shorthand notation—PMOS enhancement-mode device



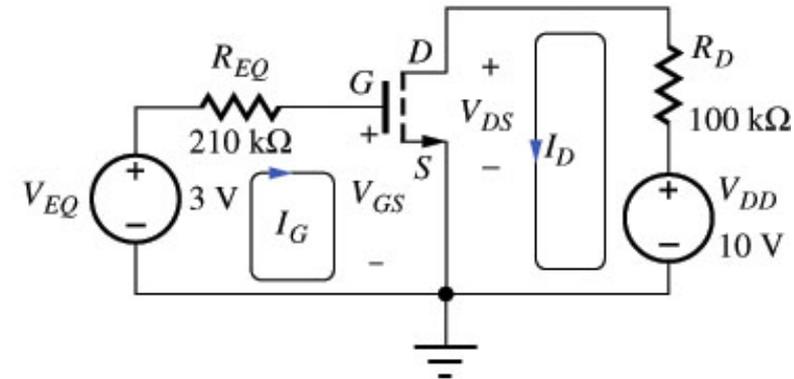
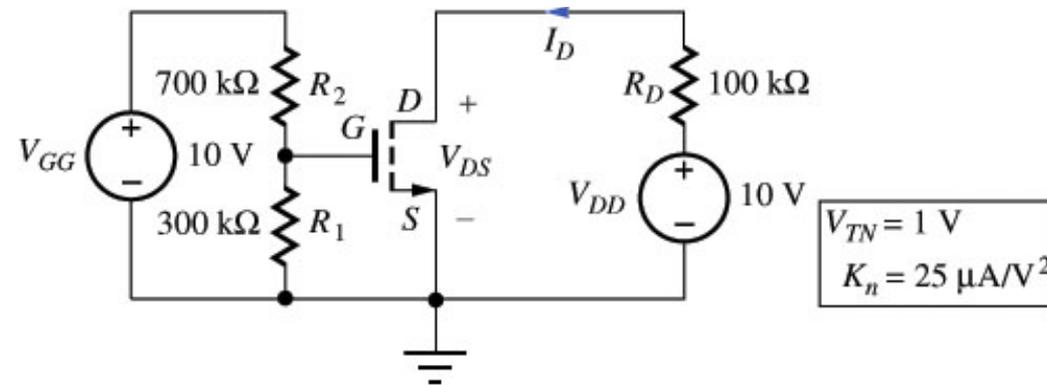
(j) Shorthand notation—PMOS depletion-mode device

# nMOS arricchimento: riassunto

- Il transistorore nMOS ad arricchimento è un condensatore MOS con substrato p e aree laterali di drogaggio n (Source e Drain)
- Il gate è isolato (strato di  $\text{SiO}_2$ ),  $I_G \approx 0$  (ho una capacità d'ingresso)
- Esiste una tensione di soglia  $V_{th}$  ( $=V_{TN} \sim 1\text{V}$  nel nMOS) con la quale si confronta la tensione  $V_{GS}$ , nell'ipotesi  $V_{DS} > 0$
- Se  $V_{GS} - V_{TN} \ll 0$  Source (S) e Drain (D) sono isolate
- Se  $V_{GS} - V_{TN} < 0$  si crea una regione di svuotamento ma passa solo una debolissima corrente (perdite)
- Se  $V_{GS} - V_{TN} > \sim 0$  si incomincia a creare un sottile canale di conduzione che genera una corrente  $I_{DS} = I_D$  che dipende da  $V_{DS}$
- Se  $V_{DS}$  è piccolo, ossia  $V_{GS} - V_{TN} > V_{DS} > 0$  allora  $I_{DS} = k(V_{GS} - V_{th})V_{DS}$ 
  - Regione lineare (Triodo),  $k \sim 100\mu\text{A}/\text{V}^2$
  - Il transistorore si comporta come un resistore tra S e D con  $R \approx k(V_{GS} - V_{TN})^{-1}$
- Se  $0 < V_{GS} - V_{TN} < V_{DS}$  allora  $I_{DS} = (k/2)(V_{GS} - V_{th})^2$ 
  - Si chiama saturazione perché  $I_D$  non aumenta più all'aumentare di  $V_{DS}$
  - Il grande valore di  $V_{DS}$  sbilancia il canale che si strozza (pinch-off)

# MOS, polarizzazione

- Trovare punto di lavoro,  $I_{DS}$ ,  $V_{DS}$
- Ipotesi: saturazione  $I_{DS} = (k/2)(V_{GS}-V_{th})^2$
- $I_G=0$  quindi  $V_{GS}$  è la tensione di partitore di  $R_1$  su  $R_2$ ,  $V_{GS} = 3V$
- $I_{DS} = 12.5 * 2^2 = 50 \mu A$
- $V_{DD} - R_D * I_D - V_{DS} = 0$  da cui  $V_{DS} = 5V$
- Verifica ipotesi saturazione:  $V_{DS} > V_{GS} - V_{th}$  ossia  $5 > 2$  OK

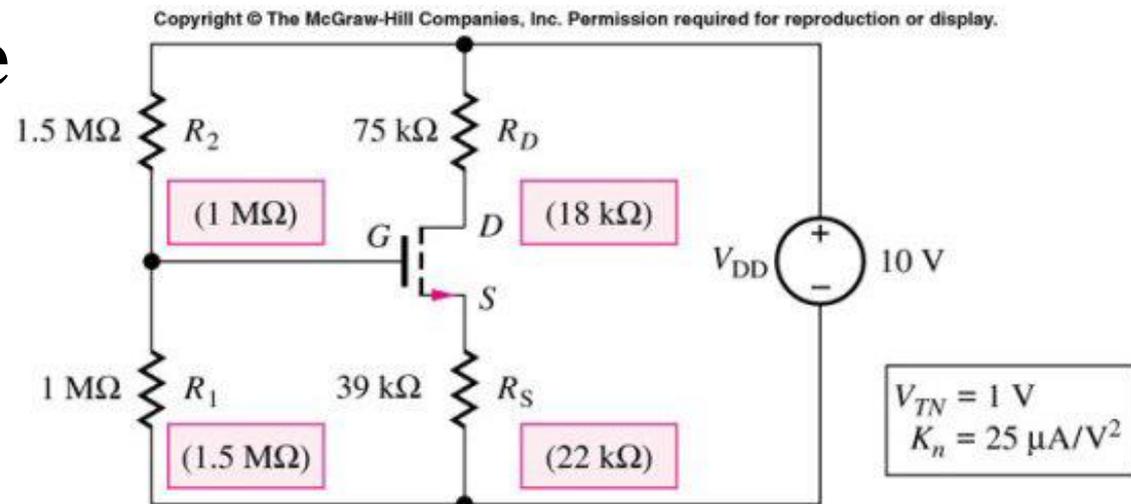


**Nota:**

Se si ipotizza la regione di funzionamento lineare, risulta anche quella accettabile. Se invece si utilizza la relazione non semplificata, ossia se  $V_{GS} - V_{th} > V_{DS} > 0$  allora  $I_D = k(V_{GS} - V_{th} - (V_{DS}/2))V_{DS}$  allora risulta una equazione di secondo grado senza soluzioni reali

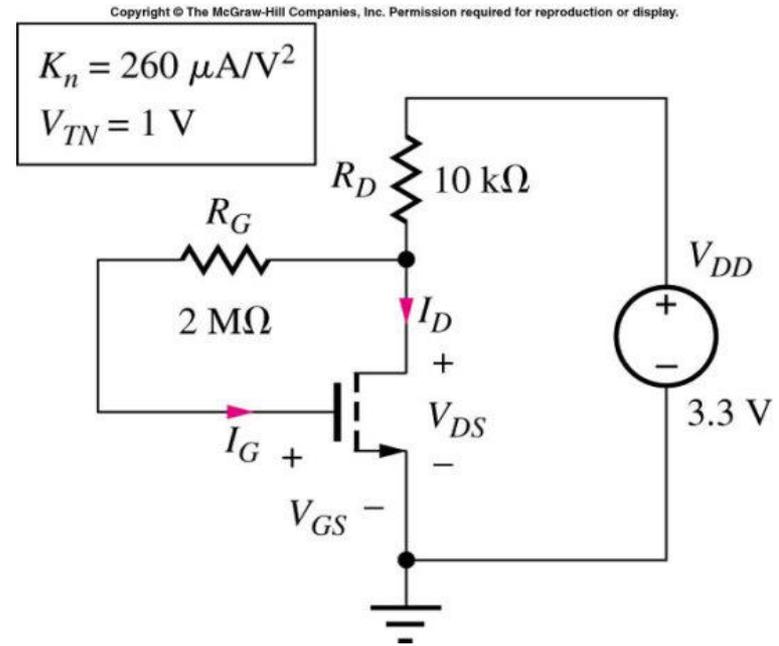
# MOS, polarizzazione

- Trovare punto di lavoro,  $I_{DS}$ ,  $V_{DS}$
- Ipotesi: saturazione  $I_{DS} = (k/2)(V_{GS}-V_{th})^2$
- $I_G=0$  quindi  $V_G$  è la tensione di partitore di  $R_1$  su  $R_2$ ,  $V_G = 4V$
- $4 = V_{GS} + R_S * I_{DS} = V_{GS} + R_S * (k/2)(V_{GS}-V_{th})^2$  da cui
- $V_{GS}^2 + 0.05V_{GS} - 7.21 = 0$  le cui soluzioni sono  $V_{GS} = -2.71V; 2.66V$
- La prima soluzione  $V_{GS} < V_{th}$  è contraria all'ipotesi (interdizione)
- $I_D = 12.5 * 1.66^2 = 34.4 \mu A$
- $V_{DD} - R_D * I_D - V_{DS} - R_S * I_D = 0$  da cui  $V_{DS} = 6.08 V$
- Verifica ipotesi saturazione:  $V_{DS} > V_{GS} - V_{th}$  ossia  $6 > 1.6$  OK



# MOS, polarizzazione

- Trovare punto di lavoro,  $I_{DS}$ ,  $V_{DS}$  ( $V_{TN} = V_{th}$ )
- Ipotesi: saturazione  $I_{DS} = I_D = (k/2)(V_{GS} - V_{th})^2$
- $I_G = 0$  quindi  $V_{GS} = V_{DS}$
- $V_{GS} = V_{DS} = V_{DD} - I_D * R_D$



- $V_{GS} = V_{DD} - R_D * (k/2)(V_{GS} - V_{th})^2$  da cui
- $1.3V_{GS}^2 - 1.6V_{GS} - 2 = 0$  le cui soluzioni sono  $V_{GS} = -0.769V; 2.0V$
- La prima soluzione  $V_{GS} < V_{th}$  è contraria all'ipotesi (interdizione)
- $I_D = (k/2)(V_{GS} - V_{th})^2 = 1.3 * 10^{-4} * 1^2 = 130 \mu A$
- Verifica ipotesi saturazione:  $V_{DS} > V_{GS} - V_{th}$  ossia  $2 > 1$  OK

# MOS, polarizzazione

- Trovare punto di lavoro,  $I_{DS}$ ,  $V_{DS}$  ( $V_{TN} = V_{th}$ )
- Ipotesi: saturazione  $I_{DS} = I_D = (k/2)(V_{GS} - V_{th})^2$
- $I_G = 0$  quindi  $V_{GS} = V_{DD} = 4V$
- $I_D = 125(4V - 1V)^2 = 1.125 \text{ mA}$
- $V_{DS} = V_{DD} - R_D * I_D = 2.2V$
- Verifica ipotesi saturazione:  $V_{DS} > V_{GS} - V_{th}$  ossia  $2.2V > 3V$  NO!
- Ipotesi funzionamento in regione lineare  $I_D = k(V_{GS} - V_{th})V_{DS}$
- $I_D = k(V_{GS} - V_{th})V_{DS} = 250\mu * 3 * V_{DS}$  e
- $V_{DS} = V_{DD} - R_D * I_D = 4 - 1.6k * I_D$
- Risolvendo il sistema si trova  $V_{DS} = 4/2.2 = 1.82V$  e  $I_D = 1.365 \text{ mA}$
- Verifica ipotesi lineare:  $V_{GS} - V_{th} > V_{DS} > 0$  ossia  $3V > 1.82V > 0$  OK

Copyright © The McGraw-Hill Companies, Inc. Permission required for reproduction or display.

$$K_n = 250 \mu\text{A}/\text{V}^2$$
$$V_{TN} = 1 \text{ V}$$

