

ELETTRONICA GENERALE, FONDAMENTI DI ELETTRONICA DIGITALE
Appello d'esame del 14/7/2015

Ogni risposta corretta +2 punti, ogni risposta sbagliata -0,5 punti, ogni risposta in bianco 0 punti
Minimo 6 punti sulle domande, minimo 2 punti sui problemi (20 minuti)

Cognome _____ Nome _____ Mat. _____ Data __/__/__

1) Con I_{il} si intende...

- a) la massima corrente assorbita in ingresso quando l'ingresso è a livello logico "0"
- b) la massima corrente erogata in ingresso quando l'ingresso è a livello logico "0"
- c) la minima corrente assorbita in ingresso quando l'ingresso è a livello logico "0"

2) Se applico in ingresso un segnale compreso tra V_{il} e V_{ih} , l'uscita si porta ad un valore ...

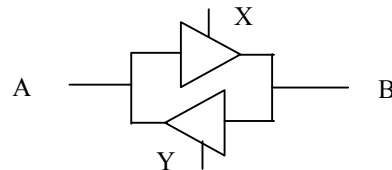
- a) imprevedibile
- b) metastabile
- c) compreso tra V_{ol} e V_{oh}

3) La tecnologia ... soffre del problema del latchup

- a) TTL
- b) LSTTL
- c) CMOS

4) Il dispositivo in figura è

- a) un latch
- b) un buffer three state
- c) un transceiver



5) Un multiplexer 16 a 1 dispone di ... linee di selezione

- a) 2
- b) 4
- c) 8

6) Il rumore di quantizzazione di un convertitore A/D a N bit porta ad un rapporto segnale-rumore (SNR) circa pari a:

- a) 2^N
- b) $\log N$
- c) $6N$

7) Il numero di ingressi delle porte AND in una PLA a N ingressi e M uscite è

- a) M
- b) $2N$
- c) 2^N

ELETTRONICA GENERALE, FONDAMENTI DI ELETTRONICA DIGITALE
Appello d'esame del 8/7/2014 (1h 40 minuti)

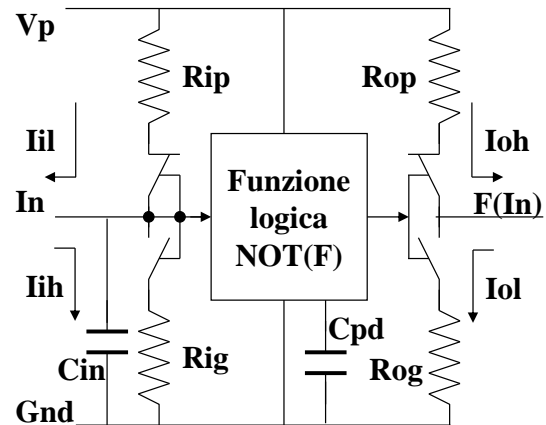
Problema

Un dispositivo con il modello indicato in figura ne pilota due uguali.

Nel caso in cui $V_p=3.3V$, $I_l=1nA$, $C_{pd}=20pF$ e $C_{in}=10pF$, e $T_{phl}=T_{plh}=10ns$ ($@C_l=50pF$, $V_p=3.3V$, $T=20^\circ C$), si calcoli il FANOUT residuo, qual è circa la massima frequenza di funzionamento e il relativo consumo. (1 punto)

Cosa cambia se connesso al pilota ulteriori 8 dispositivi uguali? (1 punto)

Illustrare, motivando, se si tratta di un dispositivo bipolare o CMOS (1 punto)



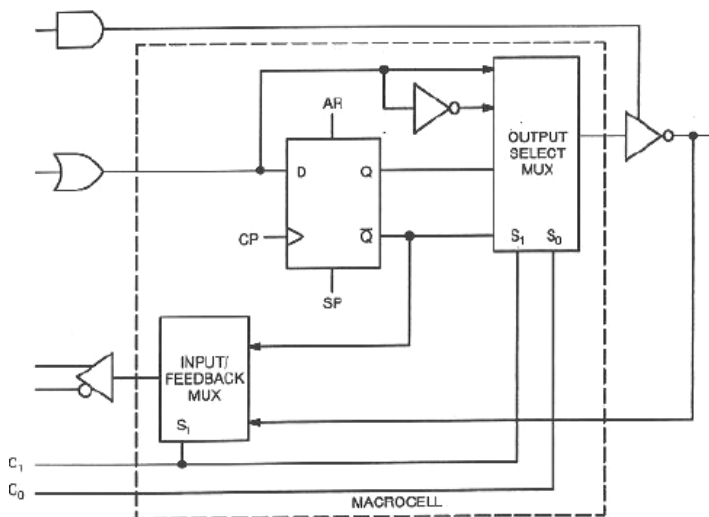
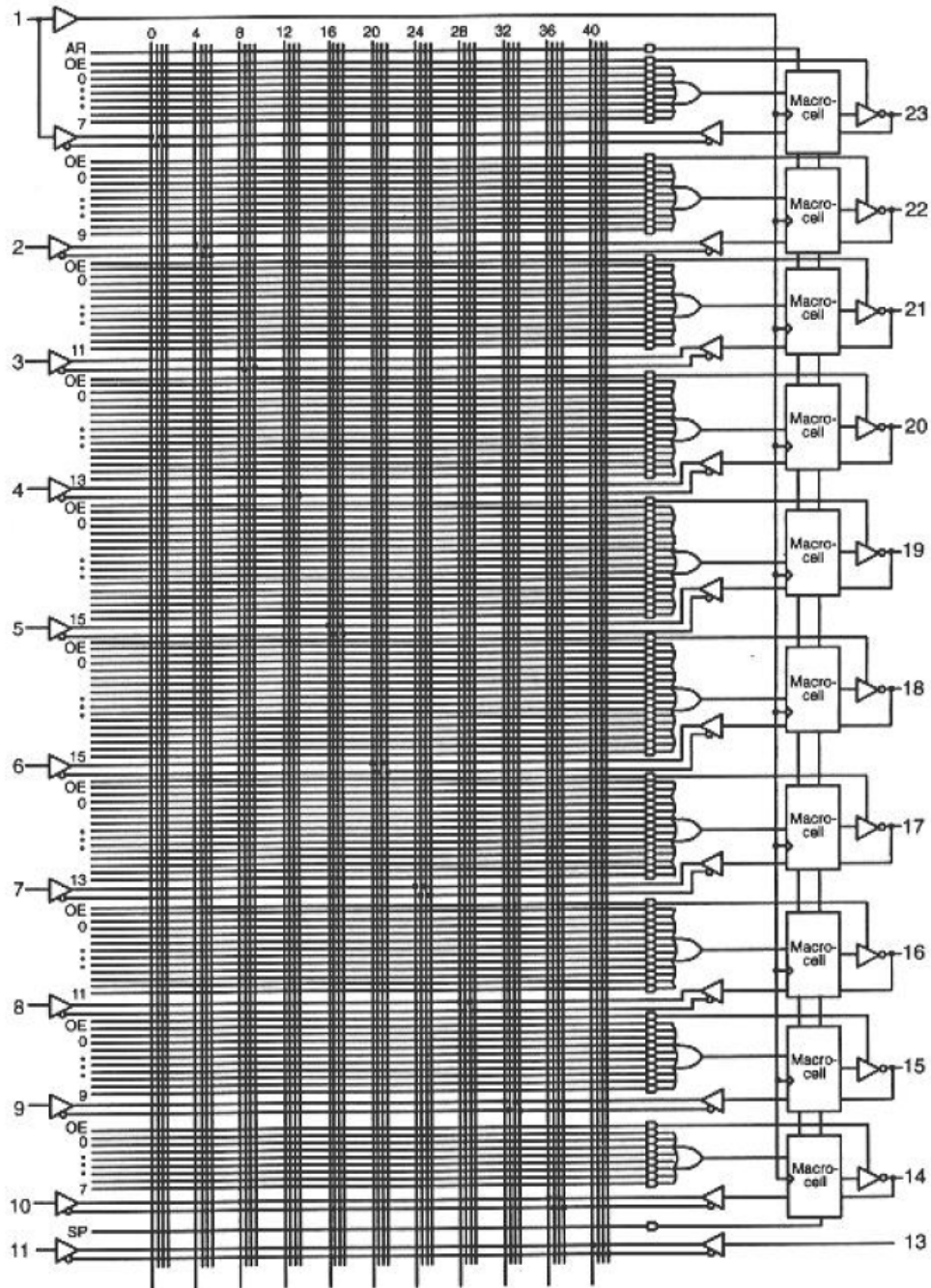
Problema

1) Si illustrino le caratteristiche dei dispositivi con ingresso a Trigger di Schmidt, confrontandone caratteristiche statiche e dinamiche rispetto ai dispositivi con ingresso normale. (2 punti)

Problema

1) Si illustri la differenza tra un contatore a 3 bit asincrono e un contatore a 3 bit sincrono con riferimento all'implementazione su dispositivo GAL22V10. (2 punti)

2) Si scriva il programma in VHDL di un contatore sincrono up a 3 bit con reset asincrono (1 punto)



SOLUZIONI

ELETTRONICA GENERALE, FONDAMENTI DI ELETTRONICA DIGITALE

Appello d'esame del 14/7/2015

Ogni risposta corretta +2 punti, ogni risposta sbagliata -0,5 punti, ogni risposta in bianco 0 punti

Minimo 6 punti sulle domande, minimo 2 punti sui problemi (20 minuti)

Cognome _____ Nome _____ Mat. _____ Data __/__/__

1) Con I_{il} si intende...

- a la massima corrente assorbita in ingresso quando l'ingresso è a livello logico "0"
- b la massima corrente erogata in ingresso quando l'ingresso è a livello logico "0"
- c la minima corrente assorbita in ingresso quando l'ingresso è a livello logico "0"

2) Se applico in ingresso un segnale compreso tra V_{il} e V_{ih} , l'uscita si porta ad un valore ...

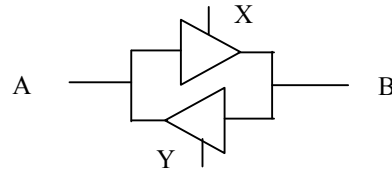
- a imprevedibile
- b metastabile
- c compreso tra V_{ol} e V_{oh}

3) La tecnologia ... soffre del problema del latchup

- a TTL
- b LSTTL
- c CMOS

4) Il dispositivo in figura è

- a un latch
- b un buffer three state
- c un transceiver



5) Un multiplexer 16 a 1 dispone di ... linee di selezione

- a 2
- b 4
- c 8

6) Il rumore di quantizzazione di un convertitore A/D a N bit porta ad un rapporto segnale-rumore (SNR) circa pari a:

- a 2^N
- b $\log N$
- c $6N$

7) Il numero di ingressi delle porte AND in una PLA a N ingressi e M uscite è

- a M
- b $2N$
- c 2^N

SOLUZIONI

ELETTRONICA GENERALE, FONDAMENTI DI ELETTRONICA DIGITALE

Appello d'esame del 8/7/2014 (1h 40 minuti)

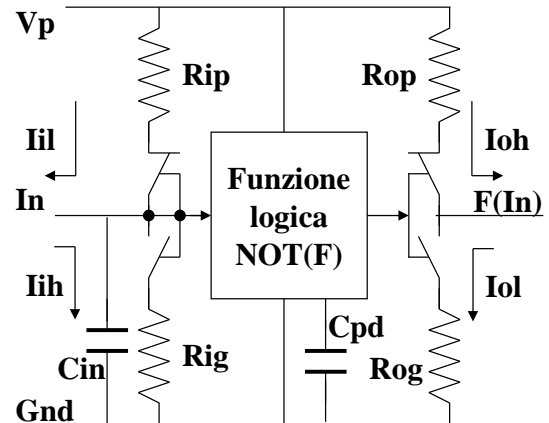
Problema

Un dispositivo con il modello indicato in figura ne pilota due uguali.

Nel caso in cui $V_p=3.3V$, $I_l=1nA$, $C_{pd}=20pF$ e $C_{in}=10pF$, e $T_{phl}=T_{plh}=10ns$ ($@C_l=50pF$, $V_p=3.3V$, $T=20^\circ C$), si calcoli il FANOUT_d residuo, qual è circa la massima frequenza di funzionamento e il relativo consumo. (1 punto)

Cosa cambia se connesso al pilota ulteriori 8 dispositivi uguali? (1 punto)

Illustrare, motivando, se si tratta di un dispositivo bipolare o CMOS (1 punto)



Soluzione

FANOUT_d = $C_{lo}/C_{in} = 5$, tuttavia, dato che 2 dispositivi sono già presenti, il FANOUT_d residuo è 3. Dato che il FANOUT_d è rispettato, $T_{phl} = T_{plh} = 10ns$ e $F_{max} \sim 1/(T_{phl}+T_{plh}) = 50MHz$.

La dissipazione di potenza è interamente dinamica (dissipazione statica = $3.3nW$) ed è pari a $V_p^2 \cdot f \cdot (C_l + C_{pd}) = V_p^2 \cdot f \cdot (N \cdot C_{in} + C_{pd}) = 544.5M(20pF + 20pF) = 21.78mW$

Nel caso di ulteriori 8 dispositivi si viola FANOUT_d e si devono ricalcolare T_{phl} e T_{plh} (non disponendo delle leggi di T_{rise} e T_{fall} si suppone un contributo al 50%)

$T_{phl}=T_{plh}=5ns+(5ns \cdot 100pF/50pF)=15ns$ da cui $F_{max} \sim 33MHz$

La potenza dinamica diventa $359.4M(100pF+20pF) = 43.12mW$

Data la simmetria dei tempi di propagazione e la presenza di un elevato valore di capacità interna, è molto probabile si tratti di un dispositivo CMOS

Problema

1) Si illustrino le caratteristiche dei dispositivi con ingresso a Trigger di Schmidt, confrontandone caratteristiche statiche e dinamiche rispetto ai dispositivi con ingresso normale. (2 punti)

Soluzione

I dispositivi con ingresso Schmidt Trigger rispondono all'esigenza di interfacciare segnali lenti con dispositivi veloci. Se infatti il segnale permane tra V_{il} e V_{ih} per un tempo superiore al tempo di reazione del dispositivo, l'uscita di quest'ultimo diventa imprevedibile. Al contrario, il dispositivo con ingresso Schmidt Trigger elimina gli effetti della zona di incertezza in quanto mantiene l'ultimo segnale di ingresso valido. Se il segnale sale oltre V_{tn} (V_{il}) il dispositivo Schmidt trigger mantiene l'ingresso a 0 fino a quando non si supera la soglia V_{tp} (V_{ih}); analogamente, se il segnale scende sotto V_{tp} , il dispositivo Schmidt trigger mantiene l'ingresso a 1 fino a quando non si scende sotto la soglia V_{tn} . Il concetto di immunità al rumore si modifica in quanto se $V_{in} \leq V_{tn}$ (o $V_{in} \geq V_{tp}$) posso applicare un rumore pari a $V_h = V_{tp} - V_{tn}$ senza modificare l'informazione in ingresso (rumore alla commutazione). Se $V_{in} = V_{ol}$ (condizione statica) posso avere un rumore $V_n = V_{tp} - V_{ol}$ e se $V_{in} = V_{oh}$ (condizione statica) posso avere un rumore $V_n = V_{oh} - V_{tn}$.

Durante la commutazione, il dispositivo Schmidt trigger aumenta il suo consumo in ingresso ($I_{tp} > I_{ih}$, $I_{tn} > I_{il}$) per cui cambia il concetto di FAN-OUT statico. $N = \min(I_{ol}/I_{il}, I_{oh}/I_{ih})$ e se $N > M = \min(I_{oh}/I_{tp}, I_{ol}/I_{tn})$ allora solo M dispositivi commutano "subito".

Per quanto riguarda le caratteristiche dinamiche, il dispositivo Schmidt Trigger è più lento, con un aumento di circa 50% del tempo di propagazione.

Problema

- 1) Si illustri la differenza tra un contatore a 3 bit asincrono e un contatore a 3 bit sincrono con riferimento all'implementazione su dispositivo GAL22V10. (2 punti)
- 2) Si scriva il programma in VHDL di un contatore sincrono up a 3 bit con reset asincrono (1 punto)

Soluzione

1) Un contatore a 3 bit asincrono è costituito da 3 flip-flop di tipo T opportunamente connessi in cascata in modo che il clock del bit più significativo dipenda dall'uscita del flip-flop relativo al bit immediatamente inferiore, il cui clock dipenda a sua volta dall'uscita del flip-flop del bit meno significativo. Si noti come i flipflop presenti nel dispositivo GAL22V10 abbiano tutti la linea di clock in comune (pin 1 del dispositivo) e pertanto la realizzazione del contatore asincrono all'interno del dispositivo GAL22V10 non è possibile. Per quanto riguarda il contatore sincrono, è formato da 3 flip-flop con il clock in comune il cui ingresso è funzione delle uscite dei flipflop stessi. Data la tabella stato attuale stato prossimo, si ha:

| Q2 | Q1 | Q0 | Q2 | Q1 | Q0 |
|----|----|----|----|----|----|
| 0 | 0 | 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 | 1 | 1 |
| 0 | 1 | 1 | 1 | 0 | 0 |
| 1 | 0 | 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 1 | 1 | 0 |
| 1 | 1 | 0 | 1 | 1 | 1 |
| 1 | 1 | 1 | 0 | 0 | 0 |

$$Q0 = !Q0 \quad Q1 = Q1 \& !Q0 + !Q1 \& Q0 \quad Q2 = Q2 \& !Q1 + Q2 \& !Q0 + !Q2 \& Q1 \& Q0$$

Il programma della GAL sarebbe:

```
ck      nc      nc      nc      nc      nc      nc      nc      nc      nc      nc      gnd
nc      nc      nc      nc      Q0     Q1     Q2     nc      nc      nc      nc      Vdd
```

$$\begin{aligned}
 Q0 &= !Q0 & Q0.oe &= Vdd \\
 Q1 &= Q1 \& !Q0 + !Q1 \& Q0 & Q1.oe &= Vdd \\
 Q2 &= Q2 \& !Q1 + Q2 \& !Q0 + !Q2 \& Q1 \& Q0 & Q2.oe &= Vdd
 \end{aligned}$$

2) Una possibile implementazione in linguaggio VHDL del contatore richiesto, con reset asincrono, è la seguente

```
LIBRARY ieee;
USE ieee.std_logic_1164.ALL;
USE work.std_arith.ALL;

ENTITY counter IS PORT (
    ck, res: IN std_logic;
    Output: BUFFER std_logic_vector (2 DOWNTO 0));
END counter;

ARCHITECTURE arch_counter OF counter IS
BEGIN
    conta: PROCESS (ck, res)
    BEGIN
        IF res = '1' THEN
            Output <= "000";
        ELSIF rising_edge(ck) THEN
            Output <= Output + 1;
        END IF;
    END PROCESS conta;
END arch_counter;
```